



**UNIVERSIDADE DA INTEGRAÇÃO INTERNACIONAL
DA LUSOFONIA AFRO-BRASILEIRA
INSTITUTO DE ENGENHARIA E DESENVOLVIMENTO SUSTENTÁVEL
BACHARELADO EM ENGENHARIA DE ENERGIAS**

UMBERTO SAMPAIO MADEIRO JUNIOR

**REPRESENTAÇÃO DA TENSÃO DE SAÍDA DO INVERSOR HÍBRIDO
MULTINÍVEIS HB-ANPC ATRAVÉS DAS CÉLULAS UNITÁRIAS PARA
MODULAÇÃO PD-PWM**

REDENÇÃO

2020

UMBERTO SAMPAIO MADEIRO JUNIOR

**REPRESENTAÇÃO DA TENSÃO DE SAÍDA DE UM INVERSOR ATRAVÉS DAS
CÉLULAS UNITÁRIAS PARA UM INVERSOR HÍBRIDO MULTINÍVEIS HB-ANPC**

Trabalho de Conclusão de Curso como requisito para obtenção do título de Bacharel em Engenharia de Energias, na Universidade da Integração Internacional da Lusofonia Afro-Brasileira, UNILAB – Campus Ceará.

Orientador (a): Prof.^a Dra. Ranoyca Nayana Alencar Leão e Silva Aquino

REDENÇÃO

2020

Universidade da Integração Internacional da Lusofonia Afro-Brasileira
Sistema de Bibliotecas da UNILAB
Catalogação de Publicação na Fonte.

Madeiro Júnior, Umberto Sampaio.

M153r

Representação da tensão de saída do inversor híbrido multiníveis HB-ANPC através das células unitárias para modulação PD-PWM / Umberto Sampaio Madeiro Júnior. - Redenção, 2020.
63f: il.

Monografia - Curso de Engenharia de Energias, Instituto de Engenharias e Desenvolvimento Sustentável, Universidade da Integração Internacional da Lusofonia Afro-Brasileira, Redenção, 2020.

Orientador: Profa. Dra. Ranoyca Nayana Alencar Leão e Silva Aquino.

1. Inversores elétricos. 2. Método gráfico. 3. Modulação. I.
Título

CE/UF/BSP

CDD 621.31

UMBERTO SAMPAIO MADEIRO JUNIOR

**REPRESENTAÇÃO DA TENSÃO DE SAÍDA DE UM INVERSOR ATRAVÉS DAS
CÉLULAS UNITÁRIAS PARA UM INVERSOR HÍBRIDO MULTINÍVEIS HB-ANPC**

Trabalho de Conclusão de Curso como requisito para obtenção do título de Bacharel em Engenharia de Energias, na Universidade da Integração Internacional da Lusofonia Afro-Brasileira, UNILAB – Campus Ceará.

Aprovado em: __/__/____.

BANCA EXAMINADORA

Ranoyca Nayana Alencar Leão e Silva Aquino.

Prof.^a Dr.^a Ranoyca Nayana Alencar Leão e Silva Aquino (Orientadora)
Universidade da Integração Internacional da Lusofonia Afro-Brasileira, UNILAB

Gustavo Alves de Lima Henn

Prof. Dr. Gustavo Alves de Lima Henn
Universidade da Integração Internacional da Lusofonia Afro-Brasileira, UNILAB

Davi Rabelo Joca

Prof. Dr. Davi Rabelo Joca
Universidade Federal de Ceará, UFC

AGRADECIMENTO

Agradeço primeiramente a Deus pelas oportunidades preciosas que me foram dadas, pela saúde, apoio e acolhimento que serviram de base durante toda essa caminhada.

A todo meu núcleo familiar, em especial à minha mãe e à minha tia, que incansavelmente me ofereceram as condições para permanecer em um curso integral neste longo período. Agradeço às minhas irmãs pelo apoio incondicional e sincero que acalentamos no seio familiar. Agradeço também ao meu pai que contribuiu de forma ativa em me dar assistência necessária para facilitar a vivência de alguém que temporariamente está morando longe de casa.

De forma especial, à minha noiva Amanda Souza da Silva, que iniciou e completou ao meu lado essa jornada, tendo compartilhado os prazeres, as alegrias, as tristezas, pressões e realizações de uma graduação no curso em que sempre sonhamos, bem como os desafios de uma vida universitária com suas restrições e distante dos familiares.

À Universidade da Integração Internacional da Lusofonia Afro-brasileira (UNILAB), toda equipe do IEDS (Instituto de Engenharia e Desenvolvimento Sustentável), que desde os auxiliares e técnicos administrativos - todos muito solícitos, técnicos de laboratórios, em especial ao Rafael Silva que contribuiu com seu tempo e espaço do laboratório para auxiliar-me nesta pesquisa, até todo o corpo docente, nunca mediram esforços para entregarem o seu melhor de forma a contribuir com excelência na formação de cada discente do curso de Engenharia de Energias.

À banca examinadora, os quais me deixam lisonjeados por aceitarem o convite e por conhecer de perto parte do trabalho de cada um, seja como uma experiência admirável como aluno do Prof. Dr. Gustavo Alves de Lima Henn, como pelo conteúdo extremamente relevante para este trabalho produzido pelo Prof. Dr. Davi Rabelo Joca.

E por último, mas de forma igualmente especial, à minha orientadora Prof.^a Dra. Ranoyca Nayana Alencar Leão e Silva Aquino, que possibilitou a mim engrandecer a minha vivência acadêmica através da oportunidade de desenvolver um trabalho de pesquisa, o qual originou este trabalho. Agradeço também à toda dedicação, esclarecimentos e contribuição inestimável com seu conhecimento para a realização de todo o conteúdo aqui apresentado.

Agradeço também aos familiares, amigos e colegas que não foram citados, mas que, de alguma forma, contribuíram para esta realização pessoal.

RESUMO

Este trabalho apresenta um estudo teórico gerado a partir de análises matemáticas e simulações em softwares com a finalidade de representar a tensão de saída de um inversor híbrido (HB-ANPC) de cinco níveis de tensão para a técnica de modulação PD-PWM, através de um método gráfico denominado célula unitária. Tal célula é formulada através das funções que descrevem o comportamento das formas de ondas dos sinais das funções portadoras e moduladora. As portadoras e moduladoras, por sua vez, são responsáveis pela modulação da tensão de saída do inversor, convertendo assim uma tensão contínua de entrada (CC) a um comportamento senoidal na saída do sistema (CA). De posse das equações que descrevem as portadoras e moduladoras, é possível formular a célula unitária com as manipulações matemáticas detalhadas no trabalho. Nesta pesquisa, executou-se a simulação do circuito inversor a fim de se obter os níveis de tensão em pontos específicos para a obtenção dos resultados desejados. Com ferramentas de simulação, o software PSIM mais especificamente, é possível recriar as condições reais de funcionamento do equipamento e atestar os fundamentos teóricos, comparando os resultados alcançados com os demonstrados no programa. As formulações gráficas, bem como seus ajustes, são geradas a partir do software MatLab.

Palavras-chave: Inversor Multinível; célula unitária; modulação.

ABSTRACT

This academic work presents a theoretical study generated from simulations and mathematical formulations in software in order to represent the output voltage of a hybrid inverter (HB-ANPC) of five voltage levels for the PD-PWM modulation technique, through a graphical representation method named a unit cell. Such cell is formulated through the functions that describe the behavior of the waveforms of the signals of the carrier and modulating functions. The carriers and modulators, for its part, are responsible for modulating the output voltage of the inverter, approaching a continuous input voltage (DC) to a sinusoidal behavior at the system output (AC). With the equations that describe the carriers and modulators, it is possible to formulate the unit cell with the mathematical manipulations detailed in the work. In this research, the simulation of the electronic circuit of the inverter had performed in order to obtain voltage levels at specific points obtaining the expected results. With simulation tools, the PSIM software more specifically, it is possible to recreate the real operating conditions of the equipment and attest to the theoretical foundations, comparing the results achieved with those demonstrated in the program. The graphic formulations, as well as their adjustments, are generated from the MatLab software.

Keyword: Multilevel inverter; Unit cell; Modulation.

LISTA DE ILUSTRAÇÕES

| | |
|---|----|
| Figura 1: Inversor com ponto grampeado a diodos – NPC (NABAE et al., 1981). | 17 |
| Figura 2: Inversor com grampeamento ativo do neutro – ANPC (BRÜCKNER et al., 2001) | 18 |
| Figura 3: Inversor com associação em cascata de inversores de dois níveis – HB (BAKER et al., 1975) | 18 |
| Figura 4: Sinal resultante da comparação entre portadora e moduladora. | 21 |
| Figura 5: Modulação com as portadoras dispostas em fase (Phase Disposition – DP). | 21 |
| Figura 6: Exemplo de modulação com as portadoras dispostas em oposição de fase (Phase Opposition Disposition – POD). | 22 |
| Figura 7: Exemplo de modulação com as portadoras dispostas em oposição alternada de fase (Alternative Phase Opposition Disposition – APOD). | 22 |
| Figura 8: Exemplo de modulação com as portadoras com deslocamento de fase (Phase Shifted – PS). | 23 |
| Figura 9: Inversor com associação em cascata de inversores de dois níveis – HB | 26 |
| Figura 10: Pulsos de comando de cada interruptor do sistema inversor de 5 níveis. | 27 |
| Figura 11: forma de onda da tensão de saída com cinco níveis. | 28 |
| Figura 12: Chaveamento para saída entre 0 e V_{cc} | 29 |
| Figura 13: Modulação derivada da PD-PWM. | 30 |
| Figura 14: Simulação dos circuitos do Inversor Trifásico HB-ANPC (linhas vermelhas) e do circuito lógico de acionamento dos semicondutores (linhas verdes). | 15 |
| Figura 15: Circuito equivalente do Inversor Multinível Híbrido Simétrico Trifásico de Cinco Níveis Baseados nas Topologias Half-Bridge e ANPC. | 15 |
| Figura 16: Circuito lógico para acionamento dos semicondutores do inversor trifásico. | 15 |
| Figura 17: Sinal de referência derivado da PD-PWM | 15 |
| Figura 18: Circuito lógico modificador do sinal cosseínodal. | 16 |
| Figura 19: Tensão de saída do inversor (1º gráfico) e a modulação derivada da técnica PD-PWM implementada (2º gráfico). | 16 |
| Figura 20: representação gráfica das portadoras da modulação derivada da PD-PWM. | 17 |
| Figura 21: representação gráfica da função referência da modulação derivada da PD-PWM. | 18 |
| Figura 22: Plotagem das funções resultantes após a operação descrita. | 20 |
| Figura 23: Pontos de interseção entre que determinam os níveis de tensão da célula unitária. | 21 |
| Figura 24: Representação gráfica da célula unitária para a modulação derivada da PD-PWM. | 21 |

| | |
|---|----|
| Figura 25: Representação da tensão de saída para o inversor objeto de estudo com modulação derivada da PD-PWM. | 22 |
| Figura 26: Modulação PD-PWM implementada. | 23 |
| Figura 27: PD-PWM | 24 |
| Figura 28: Topologia HB-ANPC monofásico e seus semicondutores comutadores. | 24 |
| Figura 29: Circuito lógico para a modulação PD-PWM desenvolvida para o inversor Multinível Híbrido Simétrico Trifásico de Cinco Níveis Baseados nas Topologias Half-Bridge e ANPC (Representação para uma das fases). | 15 |
| Figura 30: Trecho do circuito responsável pela comparação entre os sinais de baixa frequência e o referencial. | 15 |
| Figura 31: Pulsos de tensão gerados nos semicondutores Sa2, Sa3, Sa5 e Sa6, respectivamente. Análise feita para um período completo. | 16 |
| Figura 32: Trecho do circuito responsável pela comparação entre os sinais de alta frequência e o referencial. | 17 |
| Figura 33: Pulsos de tensão gerados nos semicondutores Sa1, Sa4, Sa7 e Sa8, respectivamente. Análise feita para um período completo | 17 |
| Figura 34: Leitura da tensão de saída do inversor. | 18 |
| Figura 35: Funções que representam as portadoras para a modulação PD-PWM desenvolvida. | 50 |
| Figura 36: Representação gráfica da função de referencia. | 50 |
| Figura 37: Formas de onda da referencia com duas portadoras para um período de comutação. | 51 |
| Figura 38: Célula unitária para a modulação PD-PWM segundo (HOLMES, 2009): | 52 |
| Figura 39: Plotagem da célula unitária para a modulação PD-PWM | 53 |
| Figura 40: Célula unitária para a modulação PD-PWM segundo (HOLMES, 2009): | 54 |
| Figura 41: Tensão de saída do Inversor multinível com a modulação PD-PWM. | 54 |

LISTA DE TABELAS

Tabela 1: Níveis de tensão da célula unitária conforme o equacionamento por cada limite de integração. 22

LISTA DE EQUAÇÕES

| | |
|--|----|
| Equação 1: Cálculo Distorção Harmonica Total (THD). | 24 |
| Equação 2: Cálculo da Distorção Hamônica Total Ponderada WTHD. | 24 |
| Equação 3: Equações que repretam cada rampa indicada no gráfico da figura 20. | 17 |
| Equação 4: Equações que repretam cada etapa da função moduladora. | 18 |
| Equação 5: Função portadora ascendente eixo positivo derivada da PD-PWM. | 18 |
| Equação 6: Função portadora descendente eixo positivo derivada da PD-PWM. | 18 |
| Equação 7: Função portadora ascendente eixo negativo derivada da PD-PWM. | 18 |
| Equação 8: Função portadora descendente eixo negativo derivada da PD-PWM. | 18 |
| Equação 9: Função Semiciclo côncavo da moduladora derivada da PD-PWM | 18 |
| Equação 10: Função Semiciclo convexo da moduladora derivada da PD-PWM | 18 |
| Equação 11: Simplificação do produto entre a frequência angular da moduladora e a variável tempo (derivada da PD-PWM) | 19 |
| Equação 12: Simplificação do produto entre a frequência angular das portadoras e a variável tempo (derivada da PD-PWM) | 19 |
| Equação 13: Comparando os sinais M1 com P1 (derivada da PD-PWM) | 19 |
| Equação 14: Comparando M ₁ com P ₂ (derivada da PD-PWM) | 19 |
| Equação 15: Comparando os sinais M1 com P3 (derivada da PD-PWM) | 19 |
| Equação 16: Comparando os sinais M1 com P4 (derivada da PD-PWM) | 19 |
| Equação 17: Comparando os sinais M2 com P1 (derivada da PD-PWM) | 20 |
| Equação 18: Comparando os sinais M2 com P2 (derivada da PD-PWM) | 20 |
| Equação 19: Comparando os sinais M2 com P3 (derivada da PD-PWM) | 20 |
| Equação 20: Comparando os sinais M2 com P4 (derivada da PD-PWM) | 20 |
| Equação 21: Serie de Fourier; | 47 |
| Equação 22: decomposição da série de Fourier | 48 |
| Equação 23: Cálculo da integral dupla para as variáveis x e y. | 49 |
| Equação 24, 25 26 e 27: Portadoras Eixo Positivo | 49 |
| Equação 28, 29, 30 e 31: Portadoras Eixo Positivo | 49 |
| Equação 32: Função cossenóide moduladora (PD-PWM) | 50 |
| Equação 33: Comparando M ₁ com P ₁ | 51 |
| Equação 34: Comparando M ₁ com P ₂ | 51 |
| Equação 35: Comparando M ₁ com P ₃ | 51 |
| Equação 36: Comparando M ₁ com P ₄ | 51 |

| | |
|--|----|
| Equação 37: Comparando M_2 com P_1 | 51 |
| Equação 38: Comparando M_2 com P_2 | 51 |
| Equação 39: Comparando M_2 com P_3 | 52 |
| Equação 40: Comparando M_2 com P_4 | 52 |

LISTA DE SIGLAS

| | |
|----------|---|
| NPC | Topologia - <i>Neutral Point Clamped</i> |
| ANPC | Topologia - <i>Active Neutral Point Clamped</i> |
| HB | Topologia - <i>Half Bridge</i> |
| HBANPC | Topologia - <i>Half Bridge - Active Neutral Point Clamped</i> |
| PWM | Modulação por largura de pulso - (<i>Pulse Width Modulation</i>) |
| DP | Disposição em fase - (<i>Phase Disposition</i>) |
| PD PWM | Modulação por largura de pulso com Portadoras dispostas em fase (<i>Phase Disposition Pulse Width Modulation</i>) |
| POD PWM | Modulação por largura de pulso com Portadoras dispostas em oposição de fases (<i>Phase Opposition Disposition Pulse Width Modulation</i>) |
| APOD | Disposição em oposição alternada de fases (<i>Alternative Phase Opposition Disposition</i>) |
| APOD PWM | Modulação por largura de pulso com Portadoras dispostas em oposição alternada de fases – (<i>Alternative Phase Opposition Disposition - Pulse Width Modulation</i>) |
| PS | Deslocamento de fases - (<i>Phase Shifted</i>) |
| PS PWM | Modulação por largura de pulso com Portadoras em deslocamento de fases – (<i>Phase Shifted Pulse Width Modulation</i>) |
| THD | Distorção Harmônica Total (total harmonic distortion – THD) |
| THDW | Distorção Harmônica Total Ponderada (Weigh total harmonic distortion – WTHD) |
| IGBT's | Semicondutor de potência com aplicações de chaveamentos em circuitos comutadores. |
| DATATIP | Função de análise gráfica presente no software Mat Lab. |
| MATLAB | Software de alta performance para diversas aplicações, dentre estas, resoluções de problemas matemáticos e análises gráficas. |
| PSIM | Software de simulação de circuitos eletro-eletrônicos. |

LISTA DE SIMBOLOS

| | |
|----------------|---------------------------|
| λ | Lambda (Λ) |
| Σ | Somatório ou somatória |
| $\sqrt{\quad}$ | Raiz quadrada |
| ω | Ômega (Ω) |
| + | Símbolo de adição |
| - | Símbolo de diferença |
| X | Símbolo de multiplicação |
| . | Símbolos de multiplicação |
| = | Igual a |
| π | Pi |
| \leq | Símbolo de menor ou igual |
| \geq | Símbolo maior ou igual |
| < | Símbolo de menor que |
| > | Símbolo de maior que |
| \int | Símbolo de integral |
| ∞ | Símbolo de infinito |
| Θ | A medida de um ângulo |
| | Símbolo de tal que |
| V | Símbolo de ou |
| [] | Colchetes |
| { } | Chaves |
| () | Parêntesis |
| cos | Símbolo do cosseno |
| sen | Símbolo do seno |

SUMÁRIO

| | |
|--|-----------|
| CAPITULO 1 | 15 |
| INTRODUÇÃO GERAL | 15 |
| 1.1 Topologias | 16 |
| 1.1.1 Inversor Multinível com Ponto Neutro Grampeado a Diodos (<i>Neutral Point Clamped – NPC</i>) | 17 |
| 1.2 Inversor Multinível com Grampeamento Ativo do Neutro (<i>ANPC - Active Neutral Point Clamped</i>) | 17 |
| 1.3 Inversor Multinível Meia-ponte (<i>Half-Bridge</i>) | 18 |
| 1.4 Objetivos Gerais | 19 |
| 1.4.1 Objetivos Específicos | 19 |
| CAPÍTULO 2 | 20 |
| TÉCNICAS DE MODULAÇÕES | 20 |
| 2.1 Modulações Relacionadas à Aplicada no Inversor Híbrido de 5 Níveis | 20 |
| 2.1.1 PD-PWM - Modulação com Portadoras Dispostas em Fase | 21 |
| 2.1.2 POD PWM – Modulação com as portadoras dispostas em oposição de fases. | 21 |
| 2.1.3 APOD PWM – Modulação com as portadoras dispostas em oposição alternada de fase | 22 |
| 2.1.4 PS PWM – Modulação com as portadoras com deslocamento de fase | 23 |
| 2.2 Perdas Relacionadas às Técnicas de Modulação | 23 |
| 2.3 Conteúdo Harmônico | 24 |
| 2.3.1 Perdas por Comutação | 25 |
| 2.3.2 Perdas por Condução | 25 |
| 2.2.3 Tensões de Modo Comum | 25 |
| CAPÍTULO 3 | 26 |
| INVERSOR MULTINÍVEL HB/ANPC DE 5 NÍVEIS | 26 |
| 3.1 Fases de operação | 26 |
| CAPÍTULO 4 | 30 |
| DESENVOLVIMENTO TEÓRICO PARA A TÉCNICA DE MODULAÇÃO DERIVADA DA PD-PWM | 30 |
| 4.1 Simulação dos Circuitos Equivalentes do Inversor e de Modulação | 30 |
| 4.2 Determinando as Funções Representativas das Portadores e Moduladora | 17 |
| CAPÍTULO 5 | 23 |

| | |
|--|-----------|
| SIMULAÇÃO: APLICANDO A TÉCNICA DE MODULAÇÃO PD-PWM | 23 |
| 5.1 Comparação Entre as Modulações | 23 |
| 5.2 Simulação do Circuito do Inversor e do Circuito Lógico de Modulação | 25 |
| 5.2.1 Operação do inversor | 15 |
| CAPÍTULO 6 | 19 |
| CÉLULA UNITÁRIA | 19 |
| 6.1 Representação em Série de Fourier para uma onda com dupla variável | 19 |
| 6.2 Equacionamento para obtenção do gráfico da célula unitária | 21 |
| CAPÍTULO 7 | 55 |
| CONCLUSÃO | 55 |
| REFERÊNCIAS | 56 |
| APÊNDICE A - CÓDIGO REFERENTE À PLOTAGEM DA CÉLULA UNITÁRIA PARA A MODULAÇÃO DERIVADA DA PD-PWM | 57 |
| APÊNDICE B - CÓDIGO REFERENTE À PLOTAGEM DA CÉLULA UNITÁRIA PARA A MODULAÇÃO PD-PWM | 59 |

CAPITULO 1

INTRODUÇÃO GERAL

Os inversores são equipamentos com variadas aplicações no ramo da eletrônica de potência, destacando-se o seu uso para a utilização em sistemas de média e alta potência, como, por exemplo, o acionamento de motores em corrente alternada e compensação reativa, atividades essenciais para grandes consumidores de energia e que exigem métodos eficientes da qualidade de energia em seus processos, sobretudo para aplicações em elevadas faixas de potência. Nestes casos, os equipamentos causam maiores esforços nos semicondutores, assim como a inevitabilidade de agregar maior qualidade de energia com a redução do conteúdo harmônico (BRÜCKNER, 2005).

Diante dessa problemática, o inversor multinível destina-se também como atenuador das distorções provocadas pelas componentes harmônicas, cada vez mais presentes pelo uso crescente de cargas não lineares, em geral, indispensáveis para certas aplicações, como, por exemplo: retificadores, fornos a arco de indução e máquinas de solda elétrica. Trata-se de equipamentos muito difundidos na indústria e que, em muitas ocasiões, o efeito do acionamento direto de apenas um único componente destes citados seja suficiente para a adição de efeitos danosos à rede elétrica.

Assumindo que a maximização de processos para determinadas atividades econômicas é o caminho natural, é inevitável a inserção de sistemas compostos por cargas elétricas cada vez mais potentes, como, por exemplo, atividades de mineração, onde o lucro está diretamente ligado à quantidade de material removido do solo e processado, fazendo-se o uso de grandes quantidades de motores. Equipamentos utilizados nesse ramo de exploração podem atingir a faixa de megawatts de potência, segundo Körbes (2012), e são basicamente motores, situação comum em grandes indústrias. O funcionamento controlado e partida suave de motores trifásicos é um benefício ocasionado pela associação de inversores a essas máquinas. A possibilidade da ampla faixa de controle, operação, monitoramento em tempo real e segurança na operação desses equipamentos de alta potência tem elevada relevância, aumentando a eficiência dos processos, substituindo componentes eletromecânicos – muitas vezes, até então, com acionamento manual, diminuindo a frequência de manutenção e, conseqüentemente, a elevação da lucratividade e praticidade nas operações industriais em geral.

Os sistemas inversores multiníveis são alvos de grande quantidade de estudos, apresentando-se como uma área ampla para pesquisas, uma vez que possuem inúmeras

topologias, havendo inclusive a possibilidade de combinações entre si para as mais diversas aplicações. Outro fator que justifica o crescimento deste ramo de estudo são as diferentes propostas de modulação já conhecidas, estimulando uma constante busca para a melhor opção para cada topologia, assim como o desenvolvimento de novas técnicas de modulação. Em suma, a motivação norteadora desses estudos são o aprimoramento das tecnologias existentes, aperfeiçoamento das topologias, melhoramento nos índices de distorções harmônicas, estratégias de modulação, balanceamento da tensão nos capacitores e no barramento de comutação e a redução da ondulação de corrente (KSAZRAEI, 2012).

Os inversores multiníveis utilizam semicondutores de média potência, que são componentes já difundidos no mercado e que possuem alta confiabilidade (FRANQUELO, 2008), contrastando-se dos inversores com topologias clássicas que fazem o uso de semicondutores de alta potência, que se encontram em fase de estudos de melhoria. Essa vantagem justifica-se ao passo que, com menores níveis de tensão no chaveamento dos semicondutores, é obtida uma tensão de saída superior, além de diminuir as perdas por comutação e exigir componentes menos robustos para este fim. Outro fator positivo dos inversores multiníveis é que os arranjos entre semicondutores e capacitores permitem apresentar uma tensão de saída com três ou mais níveis, conforme sua configuração. Com o aumento nos níveis de tensão de saída há uma maior aproximação com o formato senoidal de onda, e quanto maior a semelhança, menores os índices de harmônicas. Como fatores negativos os inversores multiníveis apresentam alta complexidade na modulação, problemas de desbalanceamento de tensão nos capacitores do barramento e o aumento de componentes que o compõe (MCGRATH, 2008).

1.1 Topologias

O primeiro registro dos inversores multiníveis com essa designação foi em um estudo de Bhagwat (1983), contudo, a primeira topologia com essas características foi desenvolvida por Nabae (1981), representada na figura 1 e que ficou conhecida como inversor com ponto neutro grampeado a diodos (*Neutral Point Clamped – NPC*). A partir de alterações do conversor clássico de dois níveis, observou-se a possibilidade do aumento dos níveis de tensão de saída do circuito. Assim, adicionando-se diodos de grampeamento ao neutro e um par de chaves a cada fase, possibilitou-se a elevação desses níveis de tensão.

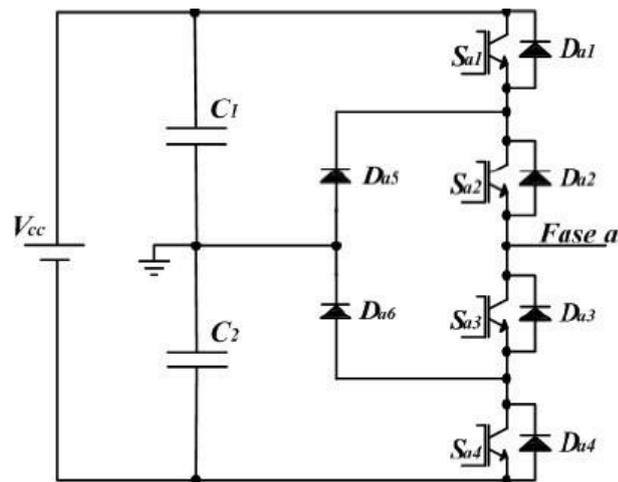
1.1.1 Inversor Multinível com Ponto Neutro Grampeado a Diodos (*Neutral Point Clamped – NPC*)

No inversor NPC de 3 níveis, apresentado na Figura 1, os interruptores $Sa1$ e $Sa3$ não podem conduzir simultaneamente, assim como os interruptores $Sa2$ e $Sa4$. Os possíveis níveis de tensão na carga são: $V_{cc}/2$, 0 e $-V_{cc}/2$.

Segundo afirma Faria (2011), essa topologia apresenta como vantagens uma elevada portabilidade, possibilitada pela fonte de tensão CC, permitindo assim, por exemplo, a substituição de uma topologia de dois níveis pela configuração NPC sem a necessidade de reconfiguração do sistema existente. Salienta-se ainda que a tensão de bloqueio na estrutura de n níveis é $E=V_{cc}/(n-1)$, reduzindo assim as dimensões dos interruptores, reduzindo também os custos financeiros em relação com estruturas de dois níveis.

Como desvantagens tem-se que os diodos grampeados ao neutro devem suportar a mesma corrente da carga e possuir boas características de recuperação, elevando-se o custo.

Figura 1: Inversor com ponto grampeado a diodos – NPC.

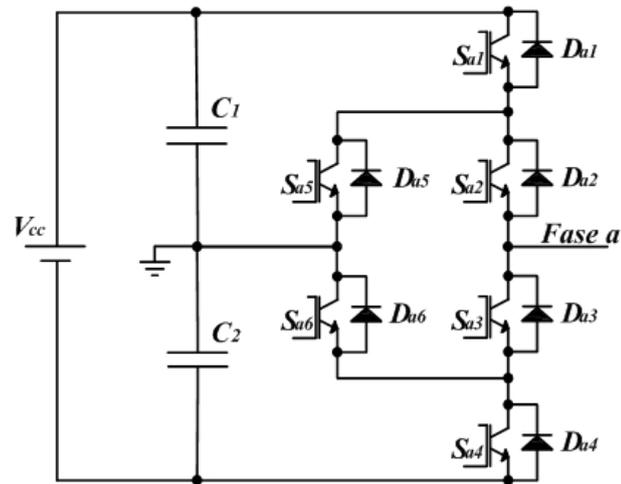


Fonte: (NABAE et al., 1981 apud SILVA, 2012).

1.2 Inversor Multinível com Grampeamento Ativo do Neutro (*ANPC - Active Neutral Point Clamped*)

O inversor ANPC apresenta como solução para a distribuição assimétrica das perdas nos semicondutores o grampeamento ativo do neutro, daí a sua nomenclatura (figura 2). Cada chave comutadora tem a capacidade de suportar $V_{cc}/2$, e a tensão de saída apresenta os níveis $V_{cc}/2$, 0 e $-V_{cc}/2$.

Figura 2: Inversor com grampeamento ativo do neutro – ANPC

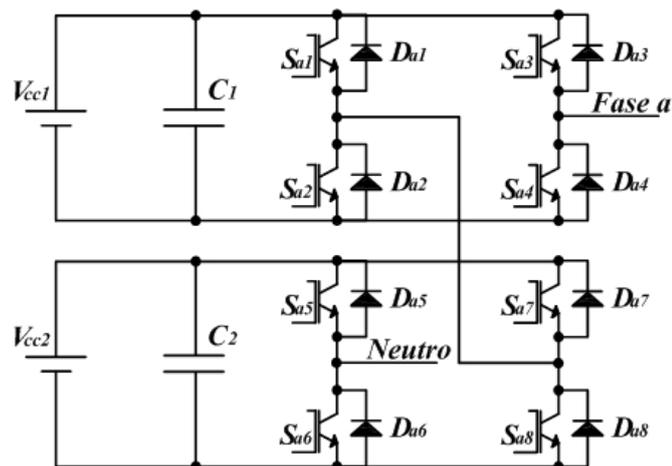


Fonte: (BRÜCKNER et al., 2001 apud SILVA, 2012).

1.3 Inversor Multinível Meia-ponte (*Half-Bridge*)

Para a compreensão da topologia utilizada (HB – ANPC) é necessário apresentar ainda a topologia meia ponte, demonstrada na figura 3. Trata-se de uma associação em cascata de vários inversores convencionais de dois níveis que conta com redução da distorção da tensão de saída, pois dispensa-se a necessidade de alteração na modulação para equilibrar a tensão nos capacitores, redução de componentes, além de não possuir o problema de desbalanceamento nas fontes de alimentação, contando ainda com um controle mais simples. A necessidade de se utilizar fontes CC isoladas apresenta-se como principal desvantagem dessa topologia, limitando sua aplicação e elevando-se o custo.

Figura 3: Inversor com associação em cascata de inversores de dois níveis – HB (BAKER et al., 1975)



Fonte: (BAKER et al., 1975 apud SILVA, 2012).

1.4 Objetivos Gerais

O objetivo deste trabalho é representar a tensão de saída do inversor multinível HB-ANPC através de uma representação gráfica denominada células unitárias.

1.4.1 Objetivos Específicos

- Simulação do circuito do inversor híbrido HB-ANPC;
- Desenvolver a modulação para a operação do inversor, de forma a apresentar um comportamento coerente com sua configuração, ou seja, apresentar os 5 níveis de tensão;
- Elaborar a representação de cada sinal (portadoras e moduladora) por funções matemáticas;
- Manipular as funções representativas das funções para gerar as curvas de nível presentes na célula unitária;
- De posse dos resultados das manipulações, obter a célula;
- Atestar o método proposto através da comparação entre os resultados gráficos da simulação do circuito e o gráfico obtido a partir das células unitárias.

CAPÍTULO 2

TÉCNICAS DE MODULAÇÕES

O estudo das técnicas de modulação para inversores é indispensável para alcançar os níveis de otimização que esses equipamentos devem entregar aos usuários. Certa técnica pode ser ideal para um inversor, diminuindo às perdas inerentes ao processo de comutação e da própria natureza de modulação da onda de saída do inversor, fatores explicitados no tópico 2.2, ao mesmo tempo em que, para uma outra topologia, essa mesma opção apresenta níveis inferiores de eficiência. Desta forma, nenhuma técnica é melhor absolutamente em relação à outra, mas sim é necessário estudar a melhor compatibilidade de tal técnica com a topologia presente.

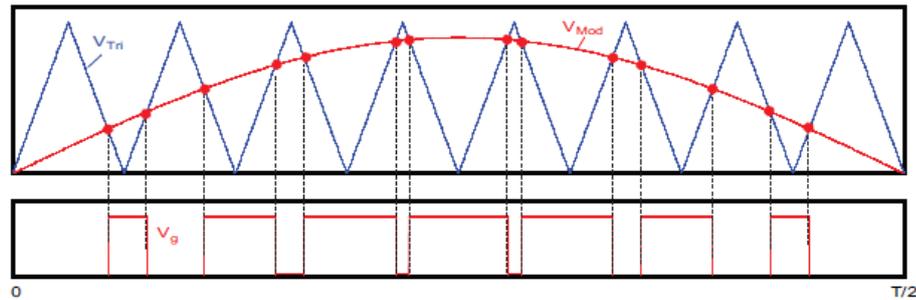
A Modulação por Largura de Pulso (*Pulse Width Modulation* – PWM) é a estratégia de modulação mais aplicada no acionamento dos inversores. Baseada na variação da razão cíclica do sinal de alta frequência que comanda os interruptores tem como objetivo gerar na saída do inversor uma tensão de frequência mais baixa com amplitude e frequência ajustáveis (OLIVEIRA JR et al., 2005).

2.1 Modulações Relacionadas à Aplicada no Inversor Híbrido de 5 Níveis

A modulação escolhida neste trabalho para a operação do inversor multinível híbrido de cinco níveis baseado nas topologias *half-bridge* e *anpc* é uma das opções oriundas da Modulação por Largura de Pulso (PWM – *Pulse Width Modulation*), sendo diferenciadas, basicamente, na disposição das ondas dos sinais portadores. Assim, serão apresentadas algumas propostas de modulação já consolidadas na modulação de inversores.

O sinal resultante é obtido através da comparação dos sinais portadores com o sinal da onda de referência (moduladora). Se o sinal da moduladora é maior que o da portadora naquele instante, o interruptor é acionado a conduzir através do pulso gerado a partir da comparação de sinais como demonstrado na figura 4.

Figura 4: Sinal resultante da comparação entre portadora e moduladora.

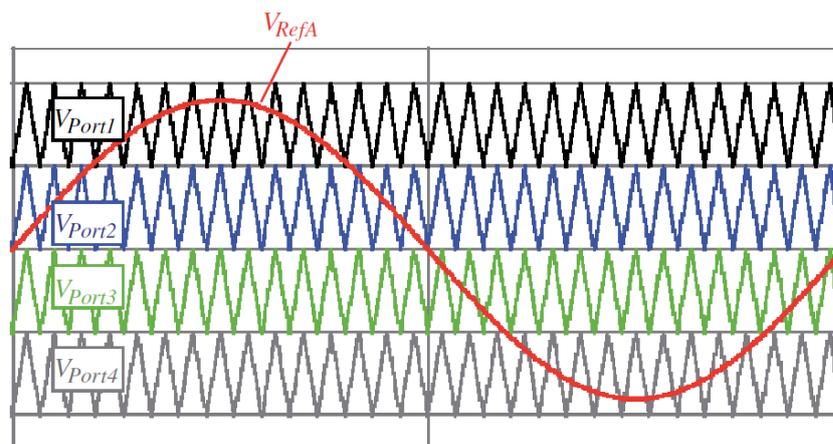


Fonte: KÖRBES, 2012.

2.1.1 PD-PWM - Modulação com Portadoras Dispostas em Fase

A modulação com portadoras dispostas em fase (figura 5) caracteriza-se pelas formas de ondas triangulares dos sinais das portadoras em níveis estarem dispostas em fase, ou seja, iniciam e terminam um ciclo no mesmo instante.

Figura 5: Modulação com as portadoras dispostas em fase (*Phase Disposition – DP*).

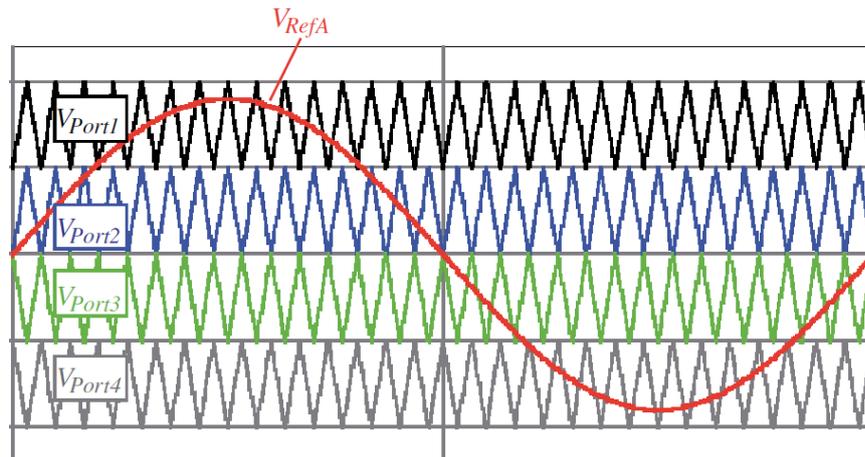


Fonte: BATSCHAUER, 2011.

2.1.2 POD PWM – Modulação com as portadoras dispostas em oposição de fases.

A modulação com as portadoras em níveis estão dispostas em oposição de fase possuem uma defasagem de 180° entre as portadoras positivas e as portadoras negativas, demonstrada na figura 6.

Figura 6: Exemplo de modulação com as portadoras dispostas em oposição de fase (*Phase Opposition Disposition – POD*).

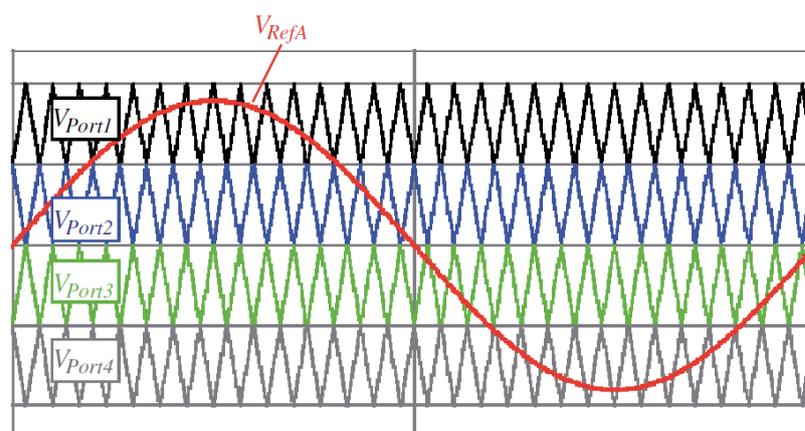


Fonte: BATSCHAUER, 2011

2.1.3 APOD PWM – Modulação com as portadoras dispostas em oposição alternada de fase

A defasagem observada na modulação POD-PWM ocorre também para a modulação com portadoras em níveis dispostas em oposição de fase, no entanto, a defasagem é de forma sequencial, ou seja, a portadora observada na etapa correspondente ao pico de tensão é oposta à anterior, e essa alternância é mantida para os quatro sinais portadores (figura 7).

Figura 7: Exemplo de modulação com as portadoras dispostas em oposição alternada de fase (*Alternative Phase Opposition Disposition – APOD*).

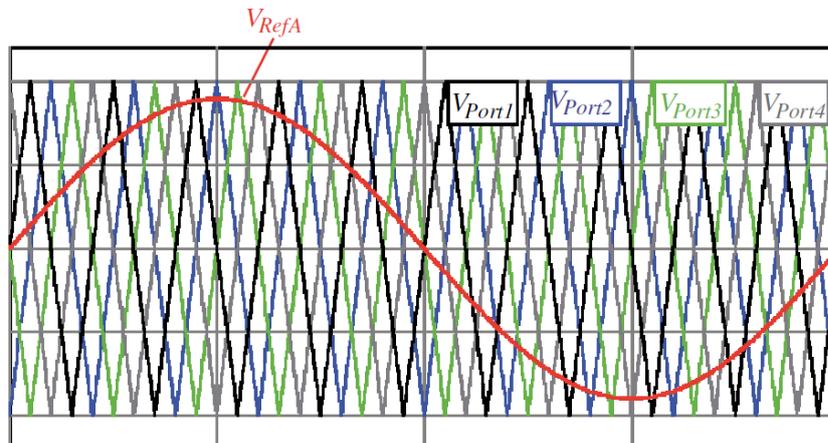


Fonte: BATSCHAUER, 2011.

2.1.4 PS PWM – Modulação com as portadoras com deslocamento de fase

As portadoras com deslocamento de fase possuem a mesma amplitude e nível médio nulo. Diferentemente das citadas anteriormente, os níveis de tensão de pico a pico correspondem aos valores máximos e mínimos de tensão observado, percorrendo toda a faixa de tensão aplicada ao sistema de modulação. Possui como principal característica a comutação constante, resultando em condução e abertura da chave sempre dentro de um intervalo inferior a um período, ou seja, nenhum dos semicondutores permanece conduzindo ou bloqueado durante todo um período. A filtragem da tensão de saída produzida com esta modulação se torna mais simples, pois as componentes harmônicas dominantes concentram-se em torno frequência $f = (\lambda-1)*f_{Port}$, elevando a ordem das componentes harmônicas na tensão de saída (BATSCHAUER, 2011). Como aspecto negativo, a maior quantidade de comutações resulta em maiores perdas por comutação.

Figura 8: Exemplo de modulação com as portadoras com deslocamento de fase (Phase Shifted – PS).



Fonte: BATSCHAUER, 2011

2.2 Perdas Relacionadas às Técnicas de Modulação

A implementação de modulações para um inversor híbrido multinível é parte essencial para o seu funcionamento de forma eficiente, apresentando-se como um desafio à parte em seu desenvolvimento e implementação. A literatura conta com uma vasta lista de opções de técnicas, e assim como as topologias, umas podem ser originadas a partir de outras, como também haver combinações entre si. A escolha da técnica de modulação influencia quatro

parâmetros de suma importância para os índices de eficiência e desempenho de um inversor (KÖRBES, 2012).

2.3 Conteúdo Harmônico

Distorção harmônica é um fenômeno que se caracteriza como uma deformação periódica da onda fundamental da tensão ou corrente elétrica, sendo assim, pode assumir frequências múltiplas da frequência fundamental. Através da Análise de Fourier, uma onda periódica de frequência fundamental f pode ser decomposta em uma soma infinita de componentes senoidais, cada qual com uma frequência múltipla de f (CARVALHO, 2015).

O conteúdo harmônico é avaliado pelos índices de *THD* (*Total Harmonic Distortion*, do inglês, distorção harmônica total) (1) e *WTHD* (*Weighted Total Harmonic Distortion*, do inglês, distorção harmônica ponderada) (2) de primeira ordem da tensão de saída. As formas de mensurar os seguintes índices foram apresentadas por (HOLMES, 2003):

$$THD = \frac{1}{V_1} \sqrt{\sum_{i=2}^n V_i^2} \quad (1)$$

i = ordem dos harmônicos.

n = o número de ordens a ser avaliada.

V_i = Valor eficaz da tensão harmônica.

V_1 = Valor eficaz de tensão fundamental.

Tal análise pode ser feita da mesma para os índices dos conteúdos harmônicos para a corrente elétrica.

A *WTHD* é uma avaliação da tensão de saída ponderada pela ordem dos harmônicos. O termo é definido como:

$$WTHD = \frac{1}{V_1} \sqrt{\sum_{i=2}^n V_i^2 \left(\frac{V_i}{i}\right)^2} \quad (2)$$

2.3.1 Perdas por Comutação

As perdas por comutação são as perdas por chaveamento dos semicondutores, que funcionam como interruptores assumindo os estados de condução e não-condução de corrente em frequências elevadas, o que implica em uma associação direta dos índices de perdas com a frequência de comutação. Sendo assim, uma modulação que proporcione uma redução do número de comutações contribuirá para o melhoramento da eficiência do inversor.

2.3.2 Perdas por Condução

Conforme Altoé (2013), a perda por condução é observada na etapa de comutação, no entanto, tem uma definição e mensuração mais clara, já que está associada a parâmetros bem definidos do semicondutor e alimentação que está submetido, ou seja, corrente do circuito e resistência elétrica da chave. Este é um fator que pode ser minimizado conforme técnica de modulação escolhida.

2.2.3 Tensões de Modo Comum

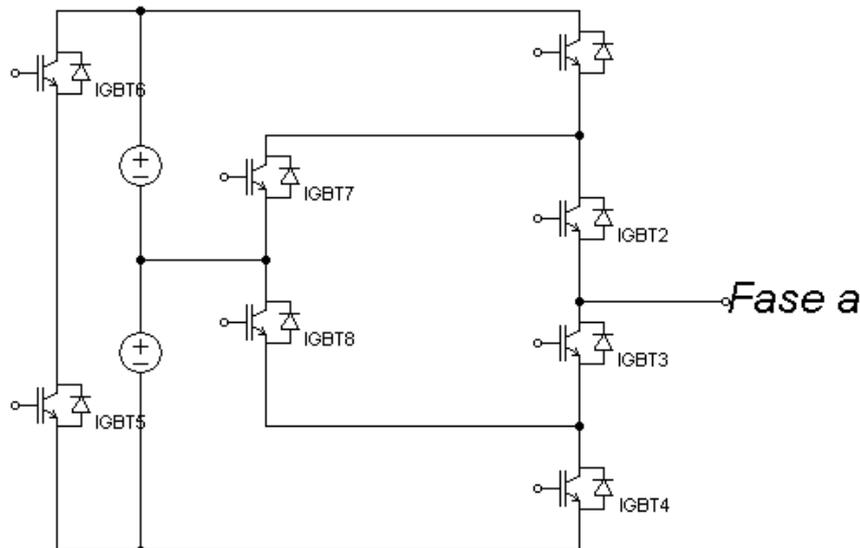
Este é um fenômeno observado em motores de indução trifásicos acionados por inversores PWM. Como explica Almeida (2011), as correntes elétricas fluem pelos rolamentos do motor, provocando falhas imprevistas e onerosas aos usuários, decorrente da operação do inversor, que naturalmente produz uma componente de tensão de modo comum.

CAPÍTULO 3

INVERSOR MULTINÍVEL HB/ANPC DE 5 NÍVEIS

Apresentado as duas topologias individualmente, é possível compreender então a topologia adotada neste trabalho (HB-ANPC) conforme a figura 9. Essa topologia permite a comutação dos semicondutores em baixa frequência, fator este contribuinte para a redução de perdas por comutação. Apresenta como vantagens alimentação por barramento único para cada fase, redução do número de semicondutores conduzindo no mesmo instante, flexibilidade para a implementação de diferentes modulações de alto desempenho, ainda que tais implementações sejam relativamente difíceis de se desenvolver. A análise feita por Silva (2011), evidencia a justificativa de utilizar a união das duas topologias, pois ele assume as duas características positivas de cada topologia individualmente: melhor distribuição das perdas entre os semicondutores (ANPC) e a elevação do número de tensões de saída (HALF-BRIDGE).

Figura 9: Inversor híbrido HB-ANPC



Fonte: Silva, 2012.

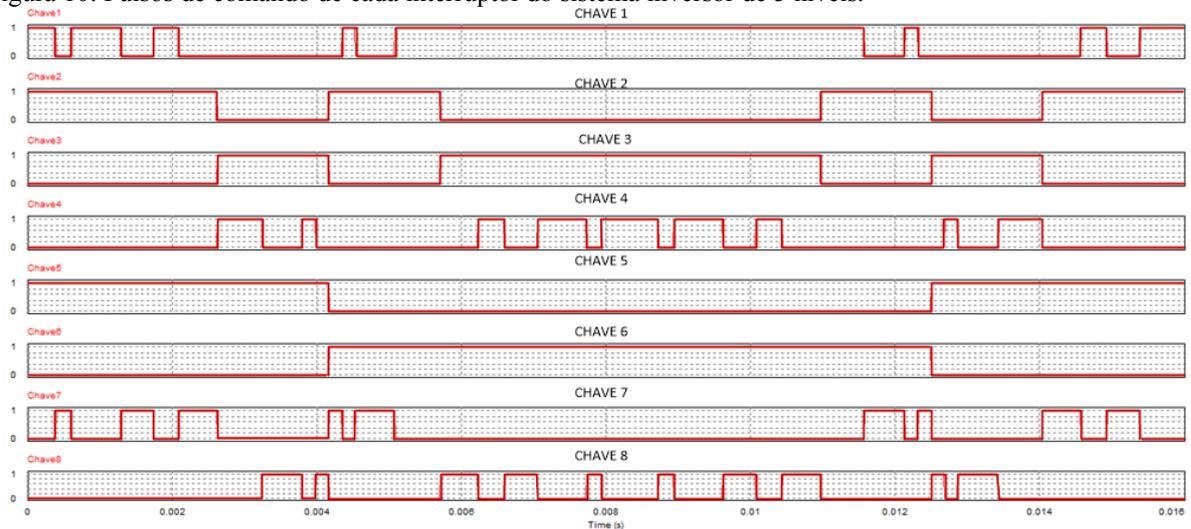
3.1 Fases de operação

- As chaves S_{a5} e S_{a6} operam em baixa frequência e não podem conduzir e nem bloquear simultaneamente, pois cada chaveamento é responsável pelos níveis de tensão em diferentes períodos.

- Já os interruptores S_{a2} e S_{a3} não podem ser abertos ao mesmo tempo, caso contrário, haveria interrupção de alimentação neste instante.
- Os semicondutores S_{a4} e S_{a8} , não podem estar conduzindo simultaneamente, ou então provocaria um curto-circuito no circuito de comutação.
- A condição para os semicondutores S_{a4} e S_{a8} , é mesma para S_{a7} e S_{a8} .

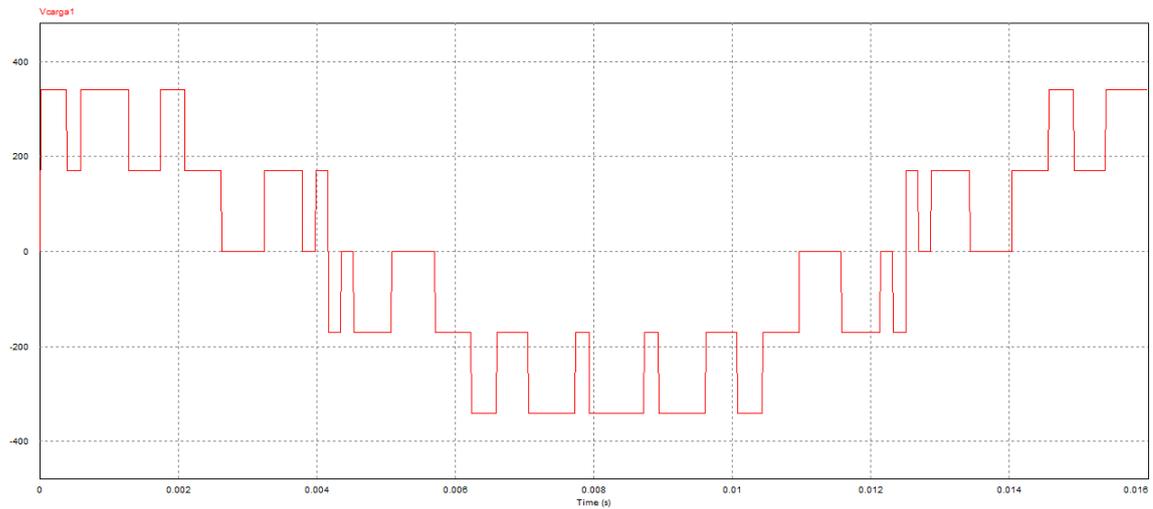
A sequência de comutação em cada interruptor do inversor para a modulação proposta neste trabalho é apresentada na figura 10, sendo apresentada os estágios de condução e bloqueio de forma sequencial, da primeira à oitava chave que compões o circuito. Em seguida (figura 11) é apresentada a forma da tensão de saída no inversor diante dos chaveamentos nos interruptores.

Figura 10: Pulsos de comando de cada interruptor do sistema inversor de 5 níveis.



Fonte: Fonte: Próprio autor, 2020.

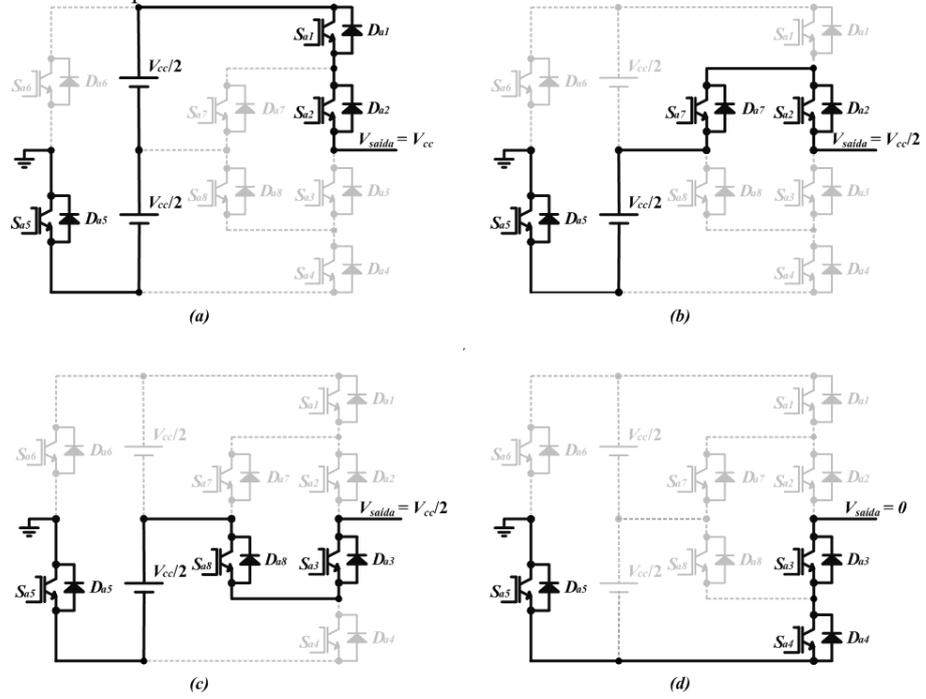
Figura 11: forma de onda da tensão de saída com cinco níveis.



Fonte: Fonte: Próprio autor, 2020.

É possível visualizar o estado de cada semicondutor para os níveis de tensão alcançado (figura 12) em um quarto do período de chaveamento (V_{cc} , $V_{cc}/2$ e 0). O nível de tensão V_{cc} é apresentado na figura 12-a, e mantém as chaves S1, S2 e S5 conduzindo, enquanto as restantes estão bloqueadas, como observado na figura 12 e no gráfico da figura 10. O nível de tensão $V_{cc}/2$ pode ser alcançado de duas formas (Figura 12-b e 12-c). A comutação observada no gráfico da Figura 10 demonstra que a opção de comutação aplicada foi a da figura 12-b, com as chaves S2, S5 e S7 conduzindo, ao passo que as restantes estão bloqueadas. Por fim, apresentando o nível nulo de tensão (Figura 12-d) permanecem fechados os contatos das chaves S3, S4 e S6. Os níveis de tensão observados nos níveis negativos de tensão seguem uma lógica inversa ao ciclo positivo e, para visualizar, supõe-se um espelhamento das disposições de comutações apresentadas na figura 12.

Figura 12: Chaveamento para saída entre 0 e V_{cc}



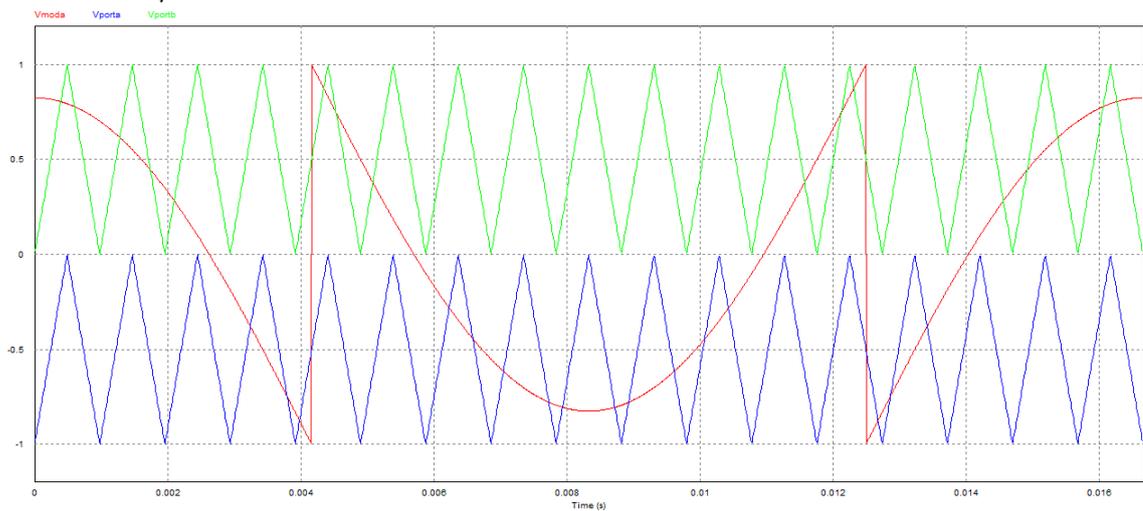
Fonte: Silva, 2011.

CAPÍTULO 4

DESENVOLVIMENTO TEÓRICO PARA A TÉCNICA DE MODULAÇÃO DERIVADA DA PD-PWM

O material tomado como referência para este trabalho apresenta uma modulação derivada da PD-PWM (figura 13), contando com duas fontes de sinais triangulares como portadoras em alta frequência e um sinal de referência cossenoidal deslocado em baixa frequência (moduladora).

Figura 13: Modulação derivada da PD-PWM.



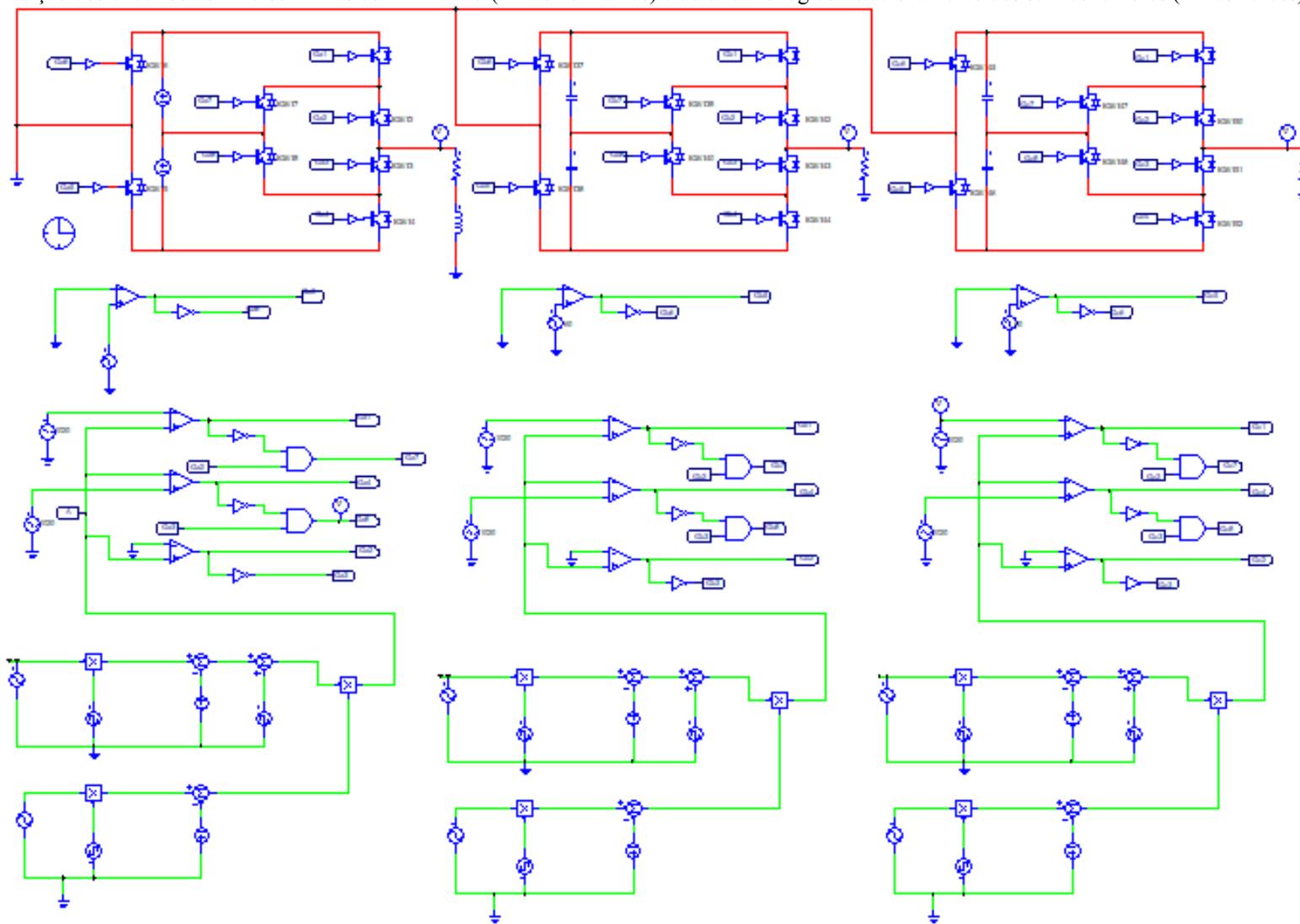
Fonte: Próprio autor, 2020.

Neste capítulo será apresentado detalhadamente os métodos de simulação e plotagem para a consecução dos objetivos propostos. Trata-se de uma versão reduzida da modulação proposta neste trabalho, permitindo assim uma comparação entre as duas técnicas. Desta forma, é possível demonstrar os desafios inerentes em aplicar uma técnica de modulação diferente a um mesmo inversor.

4.1 Simulação dos Circuitos Equivalentes do Inversor e de Modulação

A composição do circuito do inversor tomado como objeto de estudo deste trabalho está representada na figura 14, e conta com as linhas vermelhas representando os condutores. Esta é a configuração completa do inversor HB-ANPC multinível trifásico acompanhado do circuito responsável pela lógica de acionamento dos IGBT's (semicondutores utilizados nessa simulação).

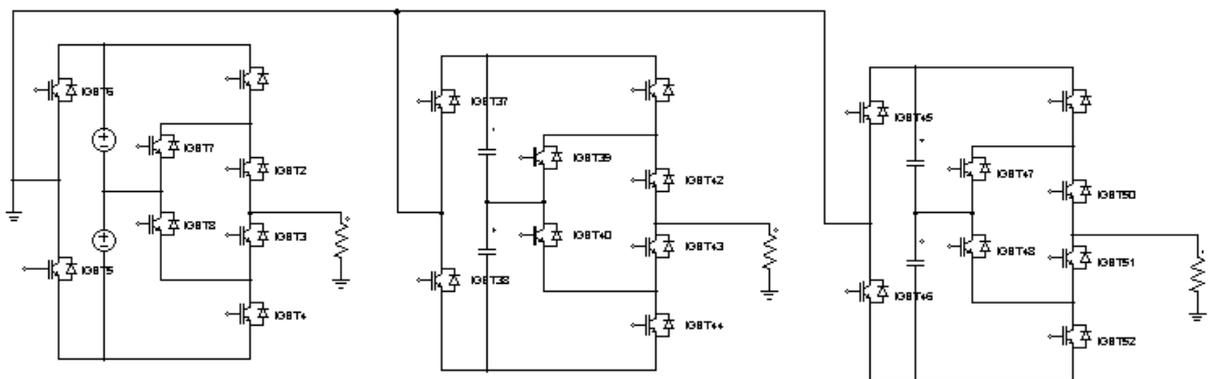
Figura 14: Simulação dos circuitos do Inversor Trifásico HB-ANPC (linhas vermelhas) e do circuito lógico de acionamento dos semicondutores (linhas verdes).



Fonte: Próprio autor, 2020.

A figura 15 exibe a parte referente ao inversor estudado propriamente dito em sua configuração trifásica. As demais partes do circuito são referentes ao circuito lógico de modulação (figura 16), o qual determina o chaveamento dos semicondutores para o alcance dos 5 níveis de tensão esperado.

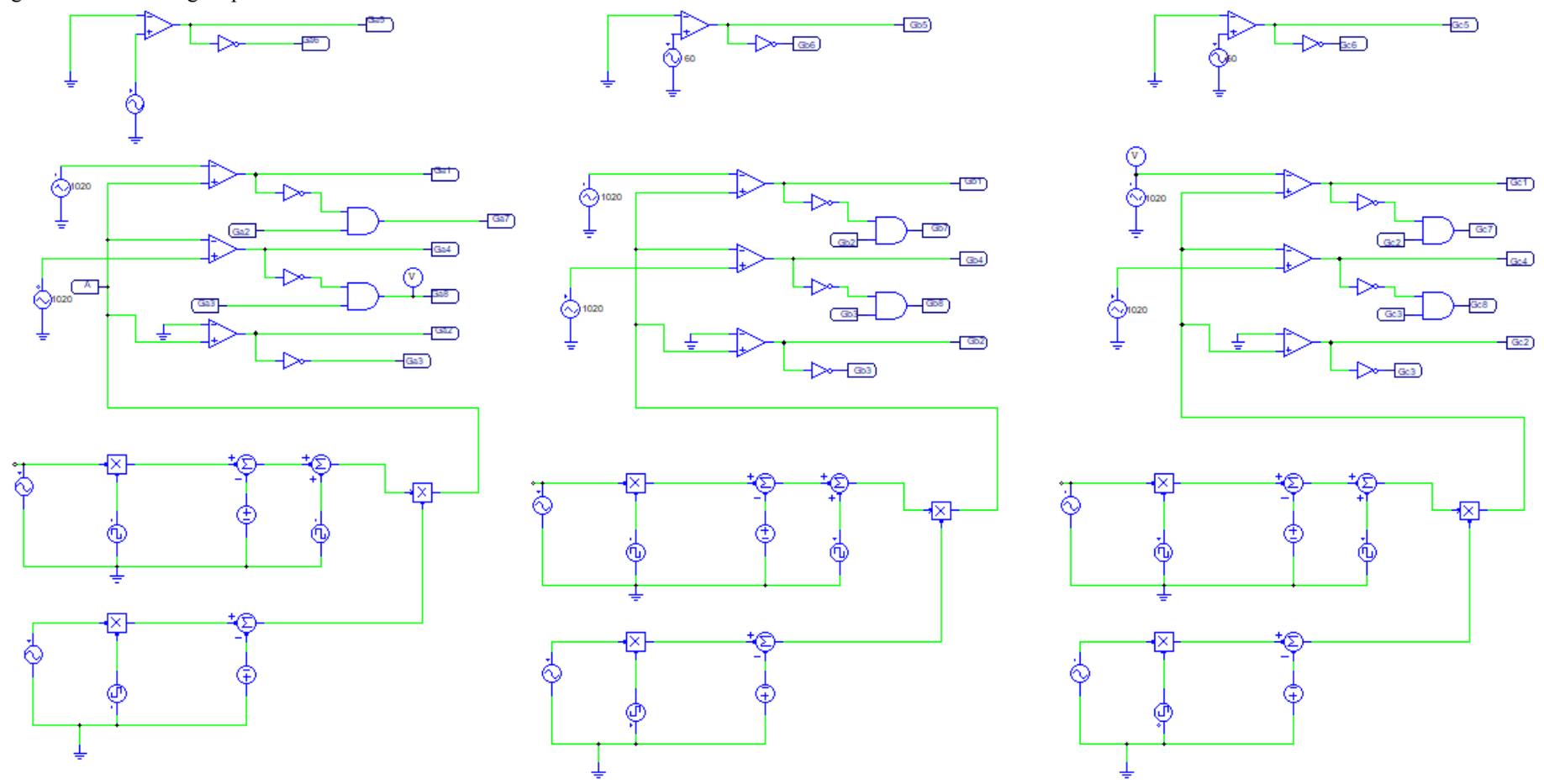
Figura 15: Circuito equivalente do Inversor Multinível Híbrido Simétrico Trifásico de Cinco Níveis Baseados nas Topologias Half-Bridge e ANPC.



Fonte: Próprio autor, 2020.

O circuito lógico de modulação (figura 16) possui uma divisão para os acionamentos dos interruptores que operam em baixa frequência (60Hz) e alta frequência (1020Hz).

Figura 16: Circuito lógico para acionamento dos semicondutores do inversor trifásico.



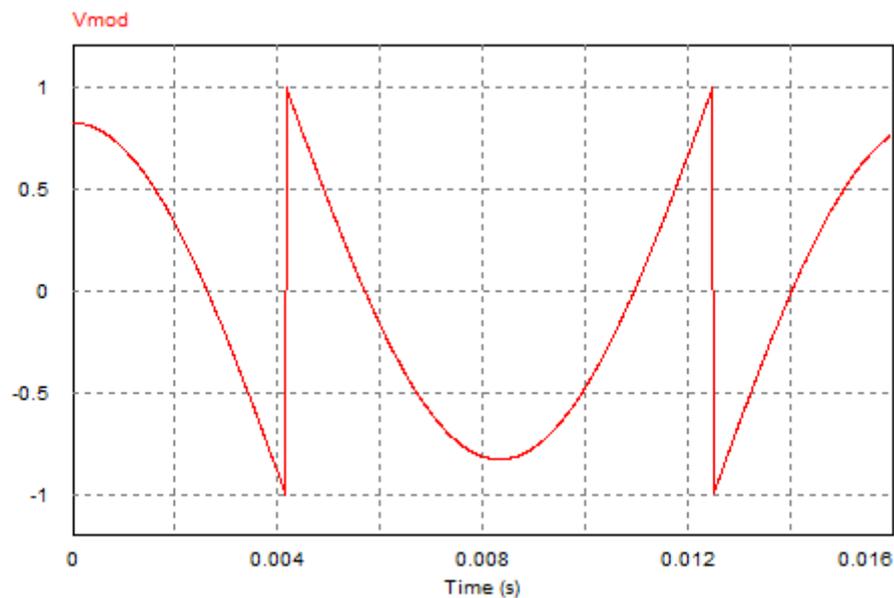
Fonte: Próprio autor, 2020.

4.1.1 Descrição Do Circuito Lógico

- **Sinal de referência:**

O sinal de referência é denominado cossenoide deslocada, e é originada de um sinal cossenoidal, no entanto, para a compreensão de sua origem, assume-se um sinal cossenoidal com 3 divisões. A parte correspondente ao centro do sinal é elevado, e as duas extremidades contam com uma redução (Figura 17).

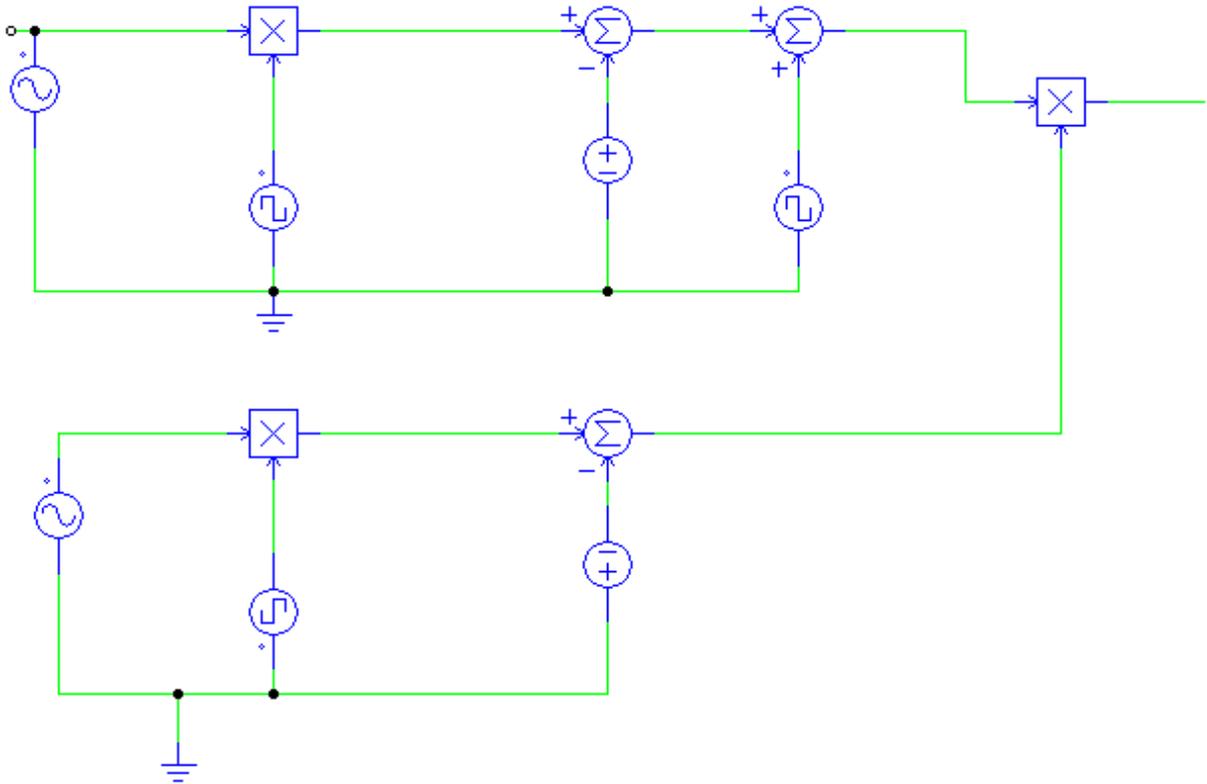
Figura 17: Sinal de referência derivado da PD-PWM



Fonte: Próprio autor, 2020.

Para modificar o sinal cossenoidal tradicional elaborou-se um circuito para aplicar os deslocamentos necessários nos respectivos periodos (figura 18). Utilizou-se funções de soma, subtração e multiplicação do sinal original para obter a forma de onda desejada.

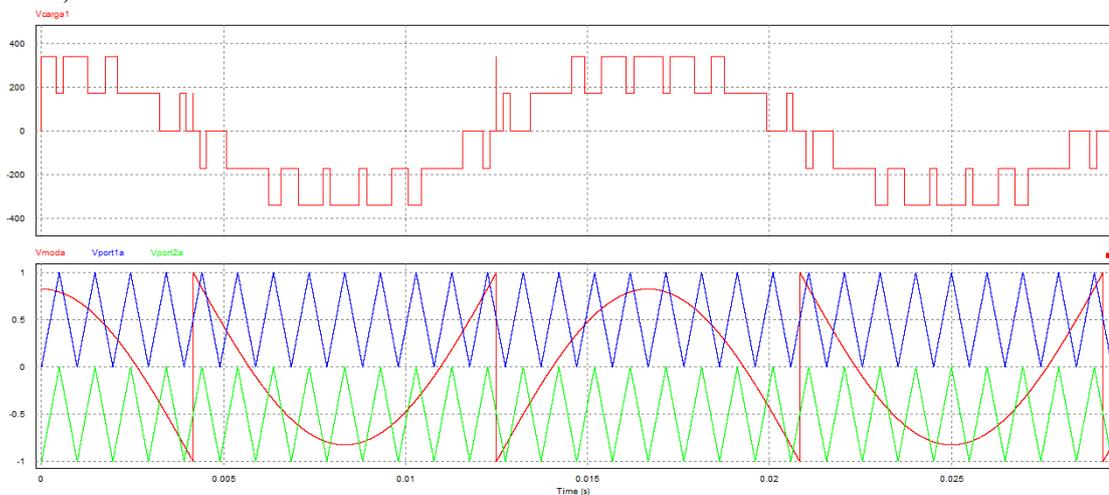
Figura 18: Circuito lógico modificador do sinal cosseinodal.



Fonte: Próprio autor, 2020.

A seguir, tem-se a representação da tensão de saída do inversor e sua respectiva modulação (Figura 19):

Figura 19: Tensão de saída do inversor (1º gráfico) e a modulação derivada da técnica PD-PWM implementada (2º gráfico).

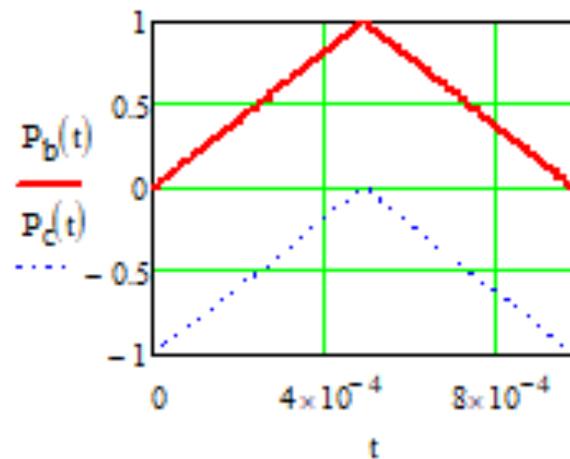


Fonte: Próprio autor, 2020.

4.2 Determinando as Funções Representativas das Portadoras e Moduladora

A ferramenta MathCad foi utilizada para determinar as funções das portadoras e moduladora, permitindo fazer ajustes e visualizando-os instantaneamente, o que facilita os ajustes de amplitude, período e frequência.

Figura 20: representação gráfica das portadoras da modulação derivada da PD-PWM.



Fonte: Próprio autor, 2020.

Equações que representam cada rampa indicada no gráfico da figura 20.

$$P_b(t) := \begin{cases} A_p \cdot \frac{\omega_p}{\pi} \cdot t & \text{if } 0 \leq t \leq \frac{T_s}{2} \\ -A_p \cdot \frac{\omega_p}{\pi} \cdot t + 2 \cdot A_p & \text{if } \frac{T_s}{2} \leq t \leq T_s \end{cases} \quad P_c(t) := \begin{cases} A_p \cdot \frac{\omega_s}{\pi} \cdot t - A_p & \text{if } 0 \leq t \leq \frac{T_s}{2} \\ -A_p \cdot \frac{\omega_p}{\pi} \cdot t + A_p & \text{if } \frac{T_s}{2} \leq t \leq T_s \end{cases} \quad (3)$$

Parâmetros adotados para a função moduladora:

$$M_i := 1.825$$

$$f_o := 60$$

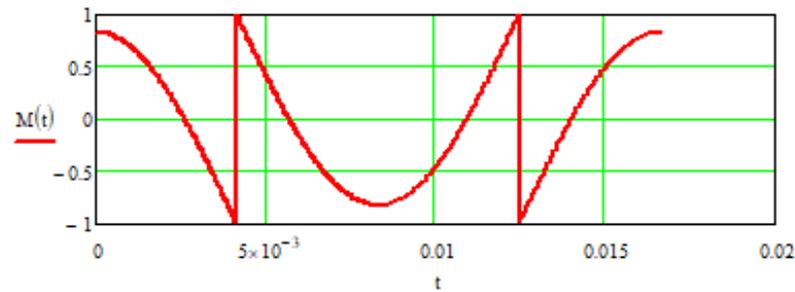
$$T_s := \frac{1}{f_o}$$

$$\omega_m := 2 \cdot \pi \cdot f_o$$

$$t := 0, 0.00001 \dots T_s$$

$$\omega_m := 2 \cdot \pi \cdot f_o$$

Figura 21: representação gráfica da função referência da modulação derivada da PD-PWM.



Fonte: Próprio autor, 2020.

A primeira equação representa a primeira parte gráfica e compreende o intervalo de 0 a $\frac{\pi}{2}$. A segunda equação representa a segunda parte gráfica no intervalo $\frac{\pi}{2}$ a $\frac{3\pi}{2}$. A terceira equação refere-se ao intervalo $\frac{3\pi}{2}$ a 2π .

Equações que representam cada etapa da função moduladora.

$$M(t) := \begin{cases} (M_i \cdot \cos(\omega_m \cdot t) - 1) & \text{if } \omega_m \cdot t \geq 0 \wedge \omega_m \cdot t < \frac{\pi}{2} \\ ((M_i \cdot \cos(\omega_m \cdot t) - 1)) & \text{if } \omega_m \cdot t \geq \frac{3\pi}{2} \wedge \omega_m \cdot t < 2\pi \\ (M_i \cdot \cos(\omega_m \cdot t) + 1) & \text{if } \omega_m \cdot t \geq \frac{\pi}{2} \wedge \omega_m \cdot t < \frac{3\pi}{2} \end{cases} \quad (4)$$

Equações resultantes:

- Função portadora ascendente eixo positivo derivada da PD-PWM.

$$P_1 = A_p \times \frac{\omega_p}{\pi} \times t \quad (5)$$

- Função portadora descendente eixo positivo derivada da PD-PWM.

$$P_2 = -A_p \times \frac{\omega_p}{\pi} \times t + 2A_p \quad (6)$$

- Função portadora ascendente eixo negativo derivada da PD-PWM.

$$P_3 = A_p \times \frac{\omega_p}{\pi} \times t - A_p \quad (7)$$

- Função portadora descendente eixo negativo derivada da PD-PWM.

$$P_4 = -A_p \times \frac{\omega_p}{\pi} \times t + A_p \quad (8)$$

- Função Semiciclo côncavo da moduladora derivada da PD-PWM.

$$M_1 = M_i \times \cos(\omega_m \times t) \times t - 1 \quad (9)$$

- Função Semiciclo convexo da moduladora derivada da PD-PWM.

$$M_2 = M_i \times \cos(\omega_m \times t) \times t + 1 \quad (10)$$

Onde:

M1 = Semiciclo côncavo da moduladora

M2 = Semiciclo convexo da moduladora

A_p = Amplitude da moduladora

A_p = Amplitude da portadora

A_m = Amplitude da moduladora

ω_p = Frequencia angular portadora

ω_m = Frequencia angular da moduladora

Para efeitos de simplificação, o produto entre a frequência angular “ ω ” e o tempo de análise (t) é substituído pela variável “x”, no caso das portadoras, e “y” para a moduladora. O próximo passo é plotar as funções no MatLab para sua visualização e comprovação.

- Simplificação do produto entre a frequência angular da moduladora e a variável tempo (derivada da PD-PWM).

$$\omega_m \times t = y \quad (11)$$

- Simplificação do produto entre a frequência angular das portadoras e a variável tempo (derivada da PD-PWM).

$$\omega_p \times t = x \quad (12)$$

A partir das funções encontradas, é feito uma comparação das funções da moduladora com cada função das portadoras, originando assim 8 funções que compõem a célula unitária ao se isolar a variável “x”.

- Comparando os sinais M1 com P1 (derivada da PD-PWM).

$$x_1 = \frac{\pi}{A_p} \times [A_m \times \cos(y) - 1] \quad (13)$$

- Comparando M1 com P2 (derivada da PD-PWM).

$$x_2 = \frac{\pi}{A_p} \times [-A_m \times \cos(y) + 2A_p + 1] \quad (14)$$

- Comparando os sinais M1 com P3 (derivada da PD-PWM).

$$x_3 = \frac{\pi}{A_p} \times [A_m \times \cos(y) + A_p - 1] \quad (15)$$

- Comparando os sinais M1 com P4 (derivada da PD-PWM).

$$x_4 = \frac{\pi}{A_p} \times [-A_m \times \cos(y) + A_p + 1] \quad (16)$$

- Comparando os sinais M2 com P1 (derivada da PD-PWM).

$$x_5 = \frac{\pi}{A_p} \times [A_m \times \cos(y) + 1] \quad (17)$$

- Comparando os sinais M2 com P2 (derivada da PD-PWM).

$$x_6 = \frac{\pi}{A_p} \times [-A_m \times \cos(y) + 2A_p - 1] \quad (18)$$

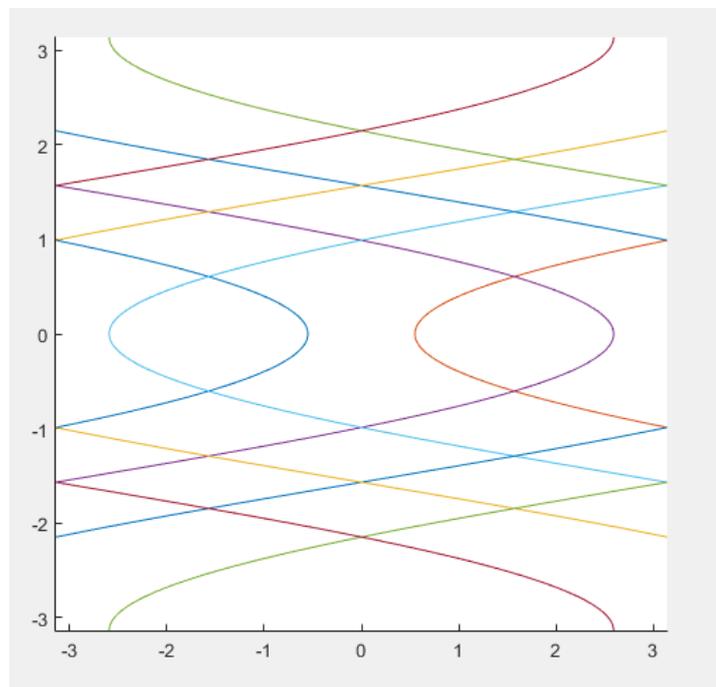
- Comparando os sinais M2 com P3 (derivada da PD-PWM).

$$x_7 = \frac{\pi}{A_p} \times [A_m \times \cos(y) + A_p + 1] \quad (19)$$

- Comparando os sinais M2 com P4 (derivada da PD-PWM).

$$x_8 = \frac{\pi}{A_p} \times [-A_m \times \cos(y) + A_p - 1] \quad (20)$$

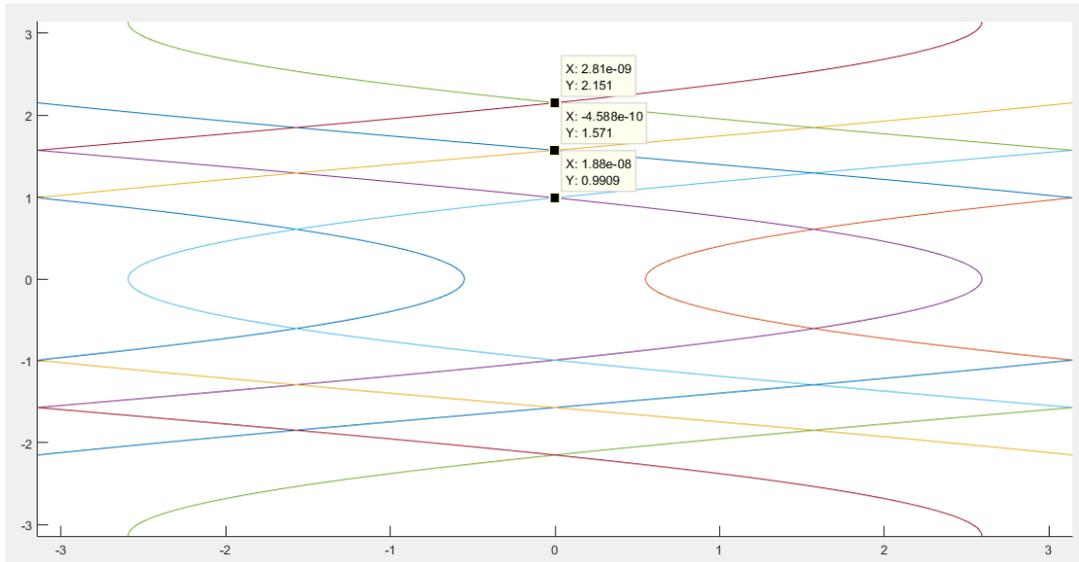
Figura 22: Plotagem das funções resultantes após a operação descrita.



Fonte: Próprio autor, 2020.

Observa-se indefinições no gráfico apresentado. Para se obter a célula de fato, é necessário definir os pontos de interseção das curvas, estabelecidos pelos limites de integração em y . Este ponto de interseção pode ser encontrado através da ferramenta DataTip do MatLab. Os pontos de interseção são mostrados na figura 8, e por simetria, os pontos encontrados no eixo positivo são os mesmos no eixo negativo, mas com oposição no sinal.

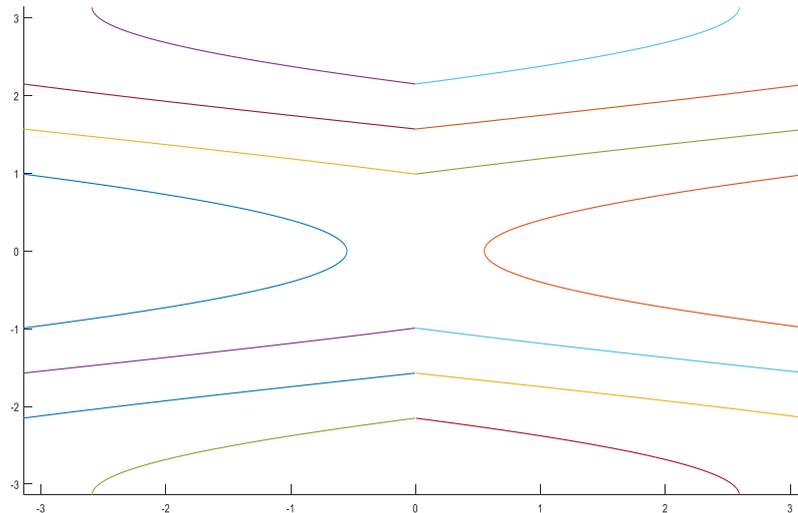
Figura 23: Pontos de interseção entre que determinam os níveis de tensão da célula unitária.



Fonte: Próprio autor, 2020.

Com as interseções definidas é possível obter a célula unitária do Inversor estudado para a modulação derivada da PD-PWM (Figura 23). Os pontos definidos no eixo “Y” são os limites de integração para a plotagem.

Figura 24: Representação gráfica da célula unitária para a modulação derivada da PD-PWM.



Fonte: Próprio autor, 2020.

Como explicitado no decorrer deste tópico, ao igualar o sinal de modulação com os sinais de portadoras, e isolando-se a variável “x”, obtém-se as funções que determinam as

curvas de nível de tensão para a célula unitária. Ainda segundo Holmes (2009), os níveis são determinados conforme a Tabela 1:

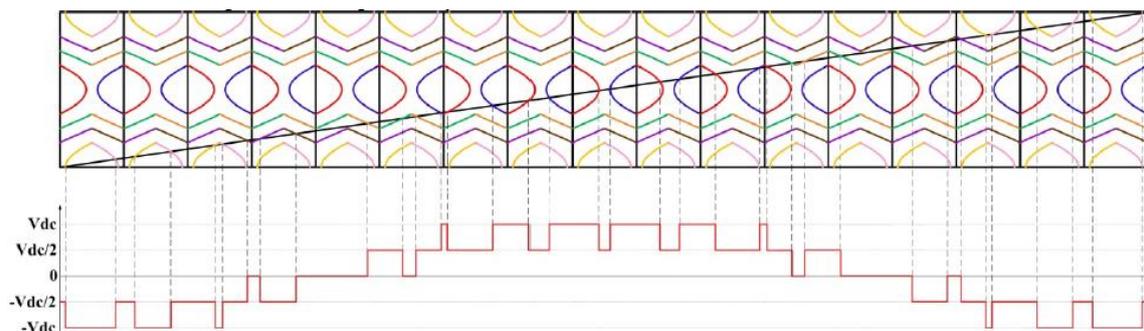
Tabela 1: Níveis de tensão conforme o equacionamento por cada limite de integração.

| $f(x, y)$ | Quando: $-\pi \leq x \leq 0$ | Quando: $0 < x \leq \pi$ |
|------------|--|--|
| $+2V_{dc}$ | $M \cos y > -\frac{1}{2} - \frac{x}{2\pi}$ | $M \cos y > \frac{1}{2} + \frac{x}{2\pi}$ |
| V_{dc} | $-\frac{x}{2\pi} < M \cos y < -\frac{1}{2} - \frac{x}{2\pi}$ | $\frac{x}{2\pi} < M \cos y < -\frac{1}{2} + \frac{x}{2\pi}$ |
| 0 | $\frac{x}{2\pi} < M \cos y < -\frac{x}{2\pi}$ | $-\frac{x}{2\pi} < M \cos y < \frac{x}{2\pi}$ |
| $-V_{dc}$ | $-\frac{1}{2} + \frac{x}{2\pi} < M \cos y < \frac{x}{2\pi}$ | $-\frac{1}{2} - \frac{x}{2\pi} < M \cos y < -\frac{x}{2\pi}$ |
| $-2V_{dc}$ | $M \cos y < -\frac{1}{2} + \frac{x}{2\pi}$ | $M \cos y < -\frac{1}{2} - \frac{x}{2\pi}$ |

Fonte: HOLMES. 2009.

A disposição da célula unitária lado a lado por 17 vezes, tendo uma linha na diagonal percorrendo-a por inteira de quina a quina, como na figura 25, expressa o método da representação da tensão de saída aproximada para o inversor em questão para a modulação derivada da PD-PWM. O número de células a serem dispostas sequencialmente é determinado pela relação entre a frequência da portadora e da moduladora, ou seja, a cada período compreendido pelo sinal de referência em baixa frequência (60 Hz), houve 17 ciclos do sinal de alta frequência (1020 Hz), o que pode ser observado na figura 25. Cada trecho em que a linha em diagonal percorre indica um nível de tensão, e a cada interseção da linha em diagonal com uma linha de nível de tensão da célula indica um nível de tensão específico.

Figura 25: Representação da tensão de saída para o inversor objeto de estudo com modulação derivada da PD-PWM.



Fonte: SILVA, 2013.

CAPÍTULO 5

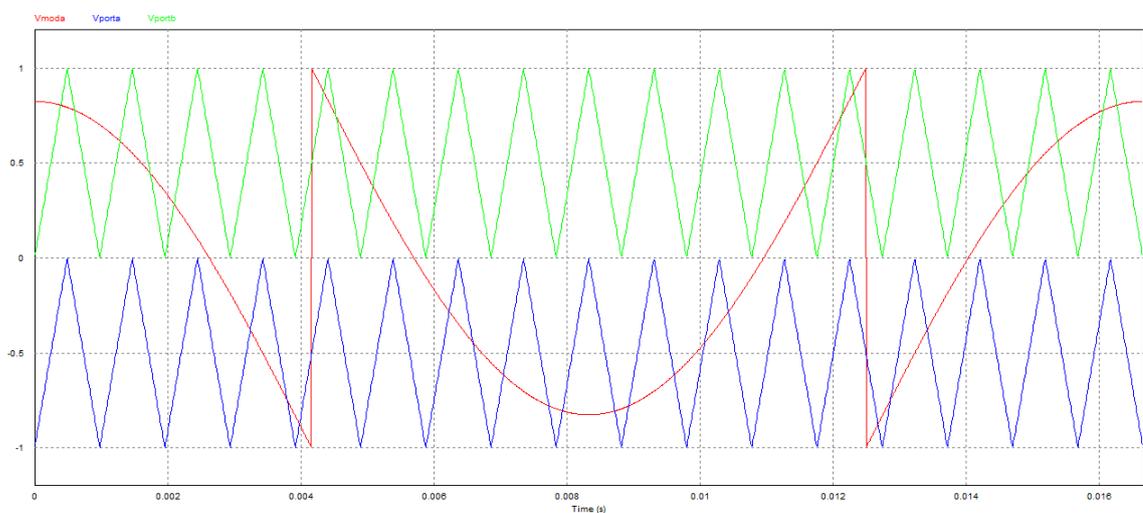
SIMULAÇÃO: APLICANDO A TÉCNICA DE MODULAÇÃO PD-PWM

Explicitado e executado um modelo de funcionamento do inversor, partiu-se para uma implementação de uma nova modulação para este, exigindo uma análise complexa da lógica de acionamento para isso, uma vez que o inversor conta com 8 chaves, sendo 4 em alta frequência (1020 Hz) e 4 em baixa frequência (60 Hz). A combinação de acionamento e desligamento dessas chaves de forma controlada, a impossibilidade de repetição de acionamento de uma ou mais das chaves de alta frequência no decorrer de um ciclo completo da tensão de referência e a comparação das mesmas com os sinais de baixa frequência, apresentaram-se como a maior dificuldade para implementação de uma modulação diferente para o inversor, sobretudo nas transições dos níveis de metade da tensão do barramento (ciclo positivo e negativo) para o nível zero de tensão.

5.1 Comparação Entre as Modulações

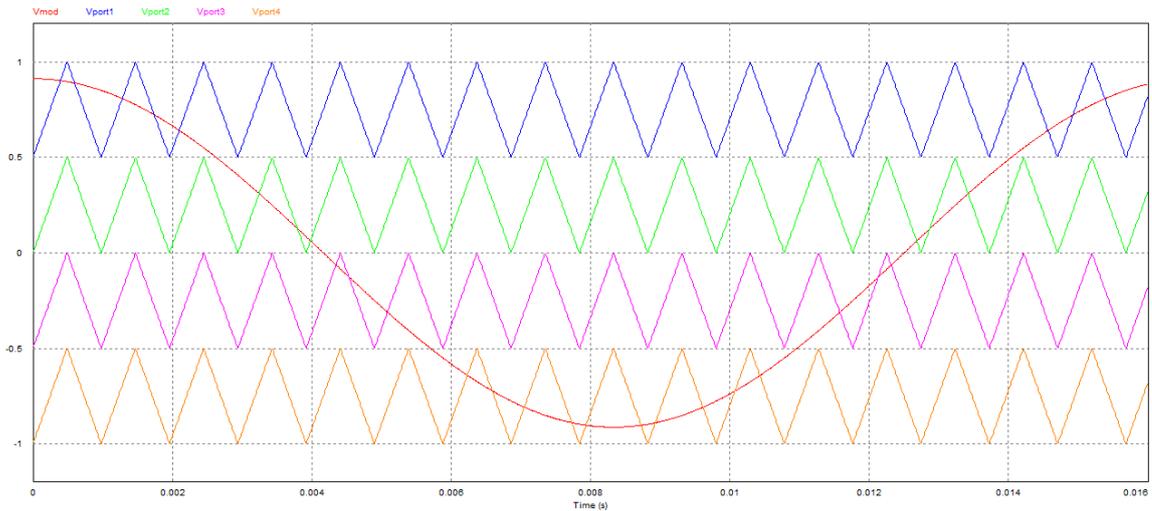
As diferenças entre a modulação apresentada no tópico anterior, observada no material tido como base (figura 26), e a modulação de fato implementada (figura 27) são notórias. Há modificações nas ondas portadoras bem como no sinal de referência.

Figura 26: Modulação PD-PWM implementada.



Fonte: Próprio autor, 2020.

Figura 27: PD-PWM

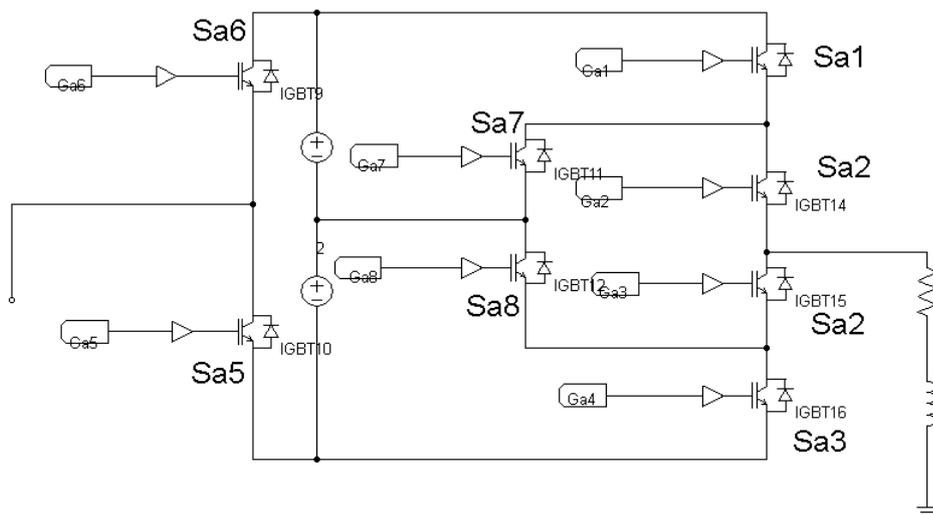


Fonte: Próprio autor, 2020.

É observado a alteração da onda cossenoidal modificada para a função cossenóide. É evidente também a inclusão de mais duas ondas portadoras, ocasionando assim na diminuição da amplitude destas, uma vez que a amplitude da onda fundamental foi mantida.

Por questões de praticidade, será utilizado para análise a forma monofásica do inversor (Figura 28) e o respectivo circuito modulante. Ressalva-se que essa análise é suficiente para alcançar os objetivos propostos no trabalho. Posteriormente, será feito novamente a união para a forma trifásica, defasando assim as tensões das fontes de sinais, consequentemente, a tensão de saída no inversor, a fim de que mantenham-se entre si a defasagem de 120° elétricos.

Figura 28: Topologia HB-ANPC monofásico e seus semicondutores comutadores.

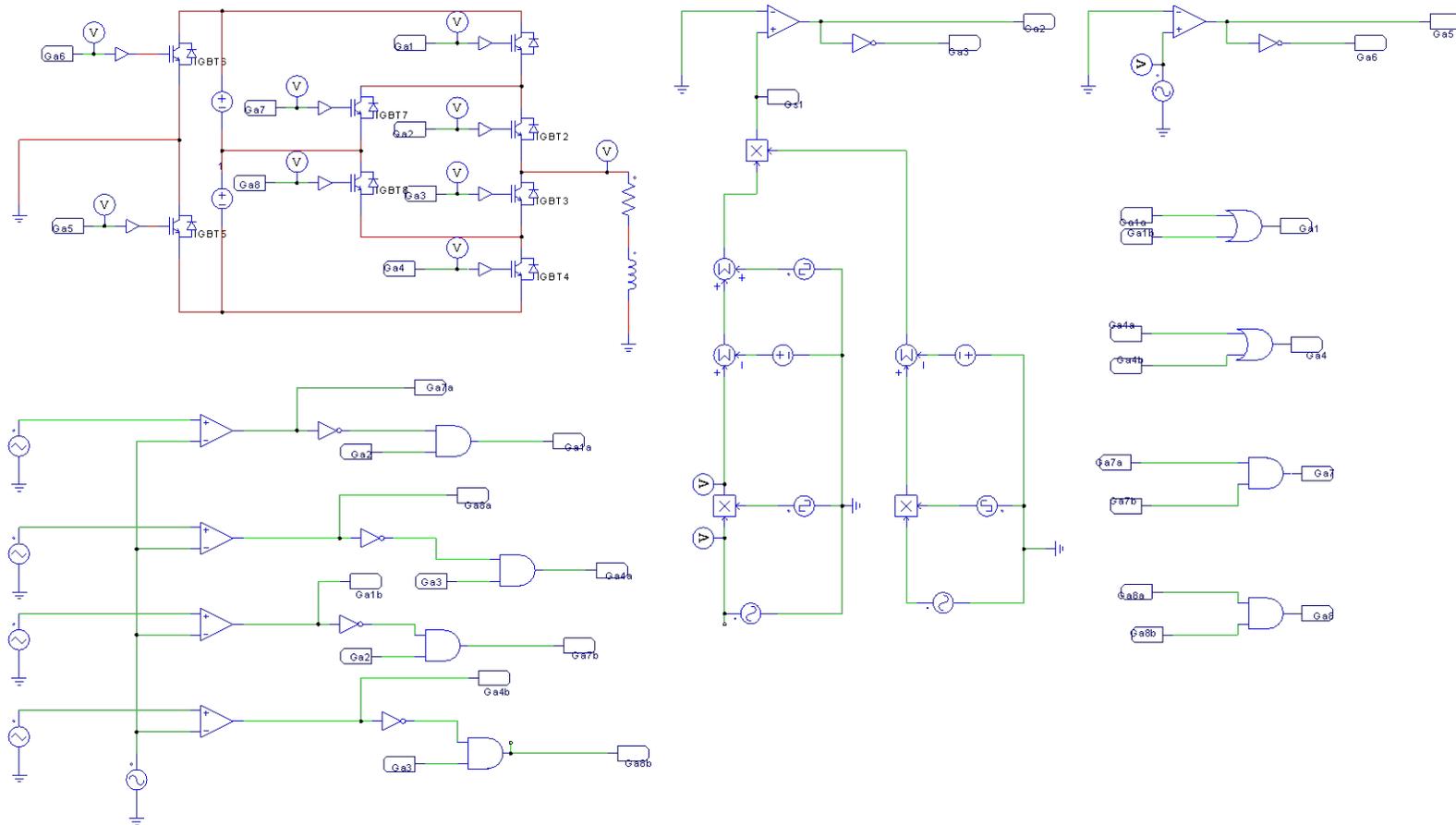


Fonte: Próprio autor, 2020.

5.2 Simulação do Circuito do Inversor e do Circuito Lógico de Modulação

O circuito desenvolvido para permitir a implementação da modulação PD-PWM está representado na figura 29, e expressa a complexidade para se desenvolver um circuito lógico de acionamento. Suas divisões operacionais serão apresentadas adiante a fim de se compreender o funcionamento dos acionamentos das chaves de comutação para a geração dos 5 níveis de tensão na saída.

Figura 29: Circuito lógico para a modulação PD-PWM desenvolvida para o inversor Multinível Híbrido Simétrico Trifásico de Cinco Níveis Baseados nas Topologias Half-Bridge e ANPC (Representação para uma das fases).



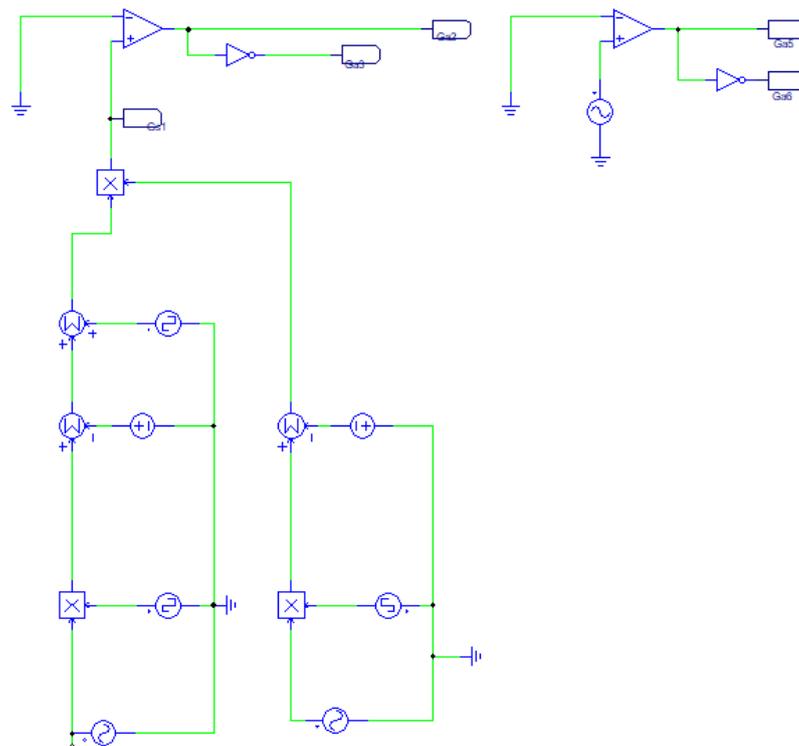
Fonte: Próprio autor, 2020.

5.2.1 Operação do inversor

O inversor multinível estudado opera com 4 chaves em baixa frequência (S_{a2} , S_{a3} , S_{a5} e S_{a6}) e 4 chaves em alta frequência (S_{a1} , S_{a4} , S_{a7} e S_{a8}). Desta forma, o circuito lógico possui naturalmente duas divisões:

- Uma para a comparação dos sinais de baixa frequência (60 Hz), gerados a partir do trecho do circuito da figura 29.

Figura 30: Trecho do circuito responsável pela comparação entre os sinais de baixa frequência e o referencial.



Fonte: Próprio autor, 2020.

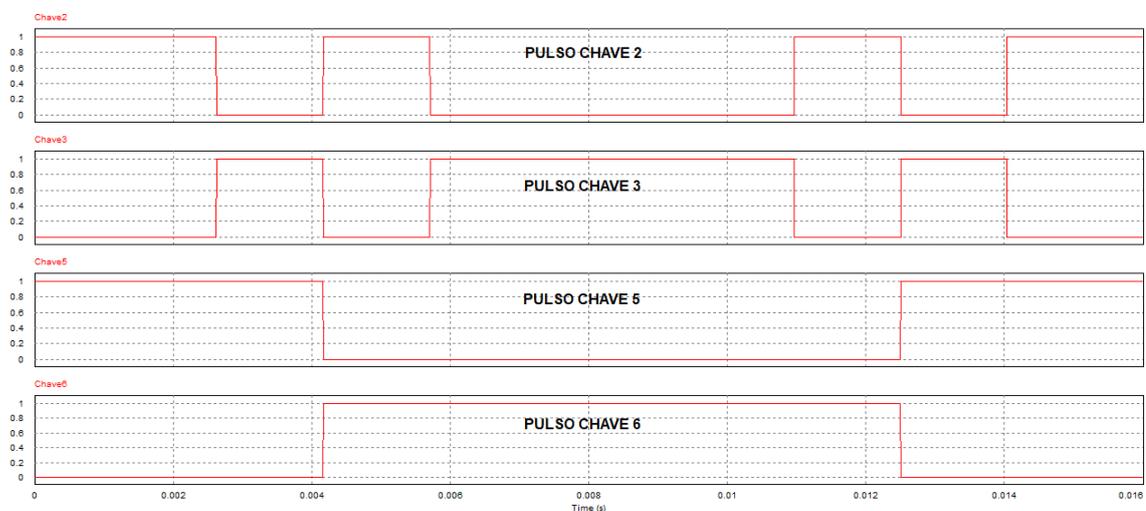
Esta etapa determina os períodos de chaveamento destes semicondutores em metade do tempo com o contato fechado e a outra metade com o contato aberto. Os instantes de condução sem interrupção, bem como os de não-condução, nas chaves S_{a5} e S_{a6} , são compreendidos por um intervalo de tempo equivalente a metade do período em cada uma das chaves e de forma alternada, pois trata-se dos interruptores que definem a operação em cada semiciclo, ou seja, no instante em que o sinal modulante é positivo a chave S_{a5} está acionada e a S_{a6} aberta. A situação é a oposta no semiciclo negativo do sinal de referência.

Já as chaves S_{a2} e S_{a3} contam com uma alternância maior, pois localizam-se na extremidade final do inversor, sendo ambas acionadas tanto no semiciclo positivo, quanto no

negativo. Com a combinação com as comutações de alta frequência, bem como as outras duas chaves de baixa frequência, uma atua exclusivamente no nível de tensão V_{cc} , enquanto que a outra exclusivamente no nível de tensão $-V_{cc}$. Os outros níveis de tensão podem ser alcançados com a atuação de qualquer uma das duas, desde que haja uma alternância entre si, e os contatos de alta frequência e as outras duas de baixa frequência permitam. Tal comparação entre os instantes de acionamento dos semicondutores de baixa frequência está demonstrada na figura 31, e pode ser visualizada de uma forma geral na figura 10, junto da tensão de saída do inversor.

O circuito lógico de baixa frequência gera os seguintes pulsos em seus semicondutores (Figura 31) S_{a2} , S_{a3} , S_{a5} e S_{a6} , respectivamente, demonstrando a alternância de sinal entre as chaves S_{a2} e S_{a3} , da mesma forma para S_{a5} e S_{a6} .

Figura 31: Pulsos de tensão gerados nos semicondutores S_{a2} , S_{a3} , S_{a5} e S_{a6} , respectivamente. Análise feita para um período completo.

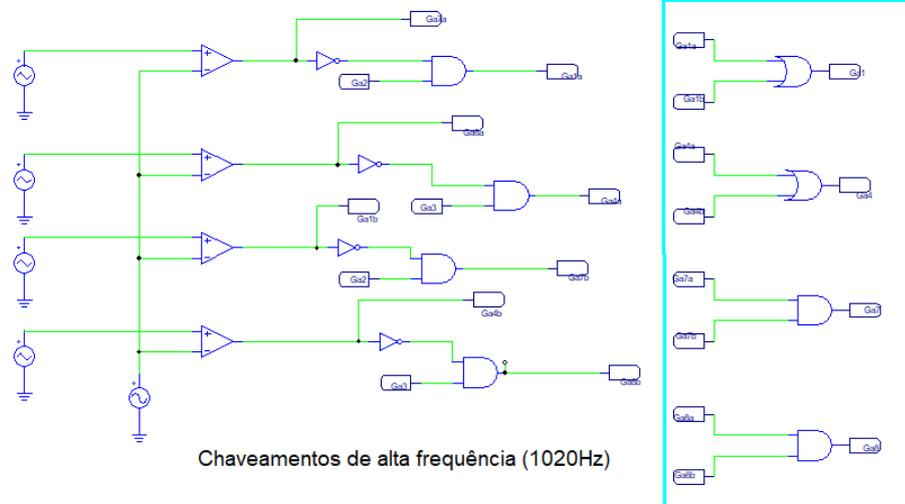


Fonte: Próprio autor, 2020.

A outra parte do circuito lógico responsável pelas comutações em alta frequência (1020 Hz) está demonstrada na figura 32, sendo necessário um artifício além das simples comparações dos sinais portadores e modulador. Esse artifício está indicado no quadro azul da figura 32, e foi utilizado para solucionar as incoerências apresentadas nas transições entre os níveis de tensão $V_{cc}/2$, 0 e $-V_{cc}/2$. Através da adição das portas AND e OR no circuito cria-se uma condição onde é possível adicionar dois sinais diferentes à mesma chave, pois, em um período, uma das chaves recebe um sinal no semiciclo positivo, e no decorrer do tempo recebe outro sinal no semiciclo negativo, evitando assim uma situação de curto-circuito ao realizar a comutação, pois adicionando-se o sinal do semiciclo positivo e o do semiciclo negativo de forma direta à mesma chave resulta-se nesta problemática. O Restante do circuito trata-se das

comparações diretas entre portadoras e moduladora para a comutação dos semicondutores do inversor.

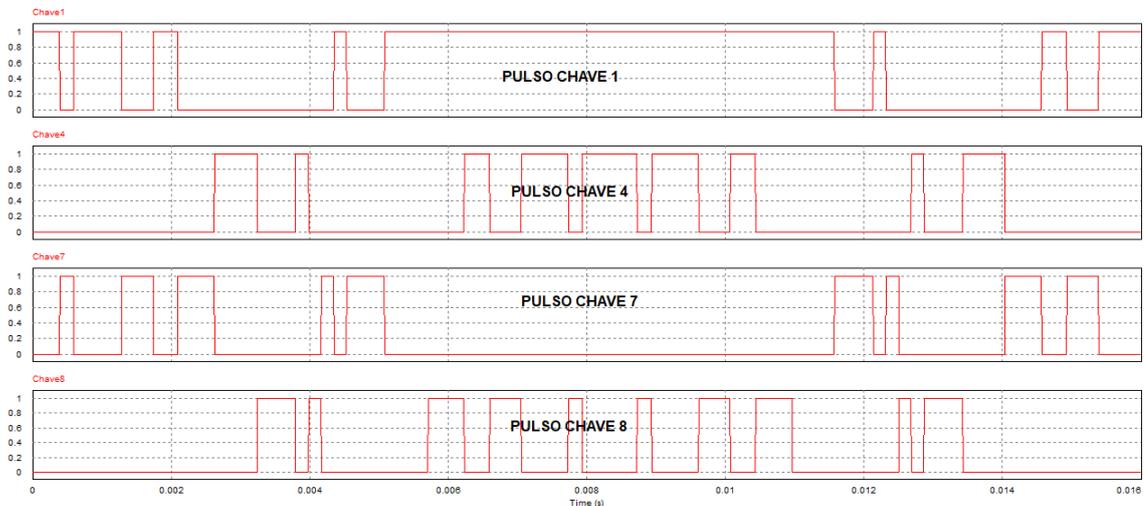
Figura 32: Trecho do circuito responsável pela comparação entre os sinais de alta frequência e o referencial.



Fonte: Próprio autor, 2020.

Os estados de comutação dos interruptores de alta frequência está demonstrado na figura 33. As configurações de possibilidades de comutações nessas chaves são numerosas, e a atuação de cada para a condição lógica escolhida está explicada no tópico 3.1 deste trabalho, bem como a representação visual para cada instante de acionamento e sua influência na tensão de saída do inversor está indicada na figura 10 do mesmo tópico.

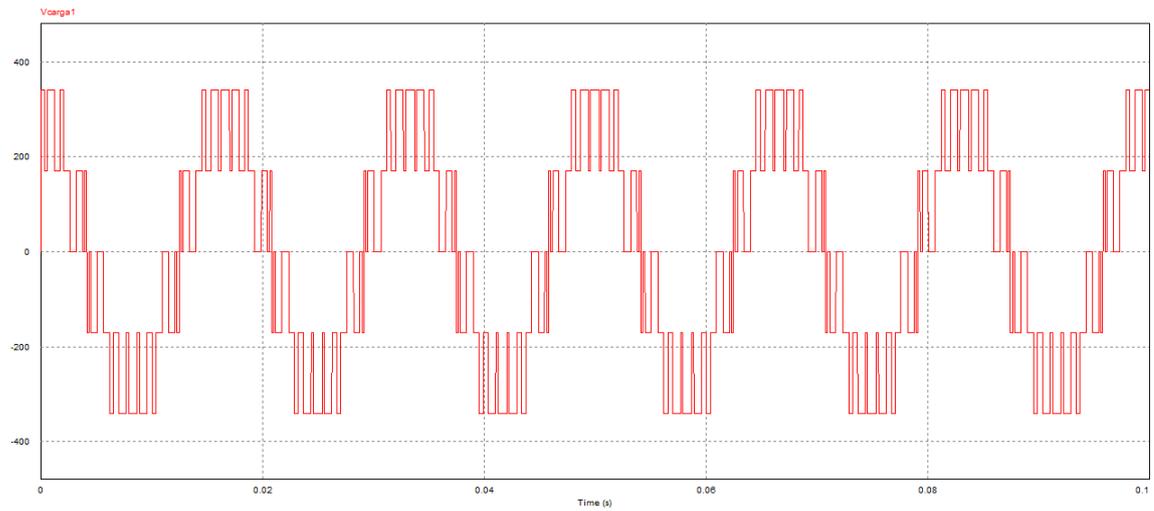
Figura 33: Pulsos de tensão gerados nos semicondutores Sa1, Sa4, Sa7 e Sa8, respectivamente. Análise feita para um período completo



Fonte: Próprio autor, 2020.

O circuito lógico desenvolvido neste trabalho mostrou-se totalmente aplicável ao inversor, sendo comprovado na leitura da tensão de saída via PSIM, evidenciando os seus 5 níveis de tensão almejados e simetria entre os eixos positivos e negativos, assim como nos trechos em que há a transição dos níveis de tensão (Figura 34).

Figura 34: Leitura da tensão de saída do inversor.



Fonte: Próprio autor, 2020.

CAPÍTULO 6

CÉLULA UNITÁRIA

Para realização do cálculo analítico da distorção harmônica total das tensões de saída de um conversor com modulação PWM senoidal é necessário que se encontre equações que representem matematicamente a tensão de saída do conversor (BATSCHAUER, 2011). Logo, a justificativa da aplicação do método de representação gráfica através das células unitárias é validar teoricamente os índices de distorção harmônica total, ou seja, é uma etapa anterior que corrobora todas as afirmações seguintes através dos cálculos. Este é o objetivo principal deste trabalho: apresentar a tensão de saída do inversor estudado através deste método, definindo assim suas funções $f(x,y)$, possibilitando assim, uma abordagem futura para os estudos dos conteúdos de DHT na saída do inversor que são inerentes à essa técnica de modulação (PWM).

Segundo Joca (2014), a análise da tensão de saída do inversor expressa a tensão da saída de fase como uma função da fundamental, da portadora e suas harmônicas, e a função $f(t)$ decomposta através da série de *Fourier*.

6.1 Representação em Série de Fourier para uma onda com dupla variável

A decomposição através da série de Fourier para qualquer sinal variável no tempo e periódico leva em consideração que qualquer sinal $f(t)$ pode ser representado em uma série infinita de componentes sinusoidais harmônicas:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cdot \cos(n \cdot \omega \cdot t) + b_n \cdot \text{sen}(n \cdot \omega \cdot t)] \quad (21)$$

Onde:

$$a_n = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \cos(n \cdot \omega t) d\omega t \quad n = 0, 1, \dots, \infty$$

$$b_n = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \text{sen}(n \cdot \omega t) d\omega t \quad n = 0, 1, \dots, \infty$$

Tais expressões são válidas somente para sinais com apenas uma variável dependente da frequência, o que não é compatível para a análise da modulação PWM, que

contam com duas variáveis dependente de frequências próprias (portadoras e moduladora), ou seja, divergentes, bem como com suas múltiplas harmônicas. Desta forma, é necessário uma abordagem que considere estes fatores. Para isso, a decomposição da série de Fourier para sinais com dupla variável é dada através da equação:

$$f(t) = \frac{A_{\infty}}{2} + \sum_{n=1}^{\infty} \{A_{0n} \cdot \cos[n \cdot (\omega_o \cdot t + \theta_o)] + B_{0n} \text{sen}[n \cdot (\omega_o \cdot t + \theta_o)]\} \quad (22)$$

$$+ \sum_{m=1}^{\infty} \{A_{m0} \cdot \cos[m \cdot (\omega_c \cdot t + \theta_c)] + B_{m0} \text{sen}[m \cdot (\omega_c \cdot t + \theta_c)]\}$$

$$+ \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ n \neq 0}}^{\infty} \left\{ \begin{array}{l} A_{mn} \cdot \cos[m \cdot (\omega_c \cdot t + \theta_c) + n \cdot (\omega_o \cdot t + \theta_o)] + \\ B_{mn} \cdot \text{sen}[m \cdot (\omega_c \cdot t + \theta_c) + n \cdot (\omega_o \cdot t + \theta_o)] \end{array} \right\}$$

Onde:

$$x = \omega_p + \theta_p;$$

$$y = \omega_m + \theta_m;$$

$$\omega_p = 2\pi \cdot f_p;$$

$$\omega_m = 2\pi \cdot f_m;$$

θ_p = Ângulo de fase ou deslocamento de fase, que mede o quanto a curva da portadora está deslocada horizontalmente para a direita;

θ_m = Ângulo de fase ou deslocamento de fase, que mede o quanto a curva da portadora está deslocada horizontalmente para a direita;

$$n: -\infty, \dots, -2, -1, 0, +1, +2, \dots, +\infty;$$

$$m: 0, +1, +2, \dots, +\infty.$$

- A_{0n} , B_{0n} , A_{0m} , B_{0m} = são as amplitudes das funções cosseno e seno, respectivamente, da série de *Fourier*.
- f_p e f_m = representam a frequência da portadora e a frequência da moduladora, respectivamente, enquanto as variáveis “n” e “m” são os índices das harmônicas da frequência fundamental e da frequência de comutação, respectivamente.
- A_{mn} e B_{mn} = são as amplitudes de cada componente harmônica e estas componentes são encontradas por meio da integral dupla de *Fourier*:

$$\overline{C_{mn}} = A_{mn} + j \cdot B_{mn} = \frac{1}{2\pi^2} \cdot \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cdot e^{j \cdot (m \cdot x + n \cdot y)} dx dy \quad (23)$$

Onde:

- $f(x, y)$ é o nível de tensão na saída sintetizada pelo inversor.

Dessa forma, estas funções $f(x, y)$ devem ser determinadas, bem como os limites de integração para toda a faixa de operação.

6.2 Equacionamento para obtenção do gráfico da célula unitária

Com a comprovação da nova modulação mediante simulação e apresentado às justificativas analíticas e formas de obtenção das análises de THD para a tensão de saída do inversor, a etapa de obtenção da célula unitária é o próximo passo. Diante disso, foram determinadas as funções das portadoras e da modeladora para esta análise, para então fazer os equacionamentos para as funções que representam os níveis de tensão da célula unitária.

- Portadoras Eixo Positivo.

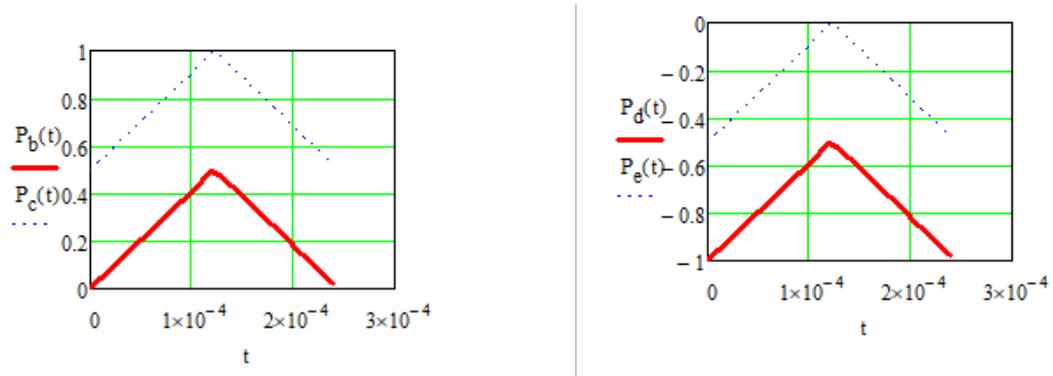
$$P_b(t) := \begin{cases} 2A_p \cdot \frac{\omega_p}{\pi} \cdot t + A_p & \text{if } 0 \leq t \leq \frac{T_s}{4} \quad (24) \\ -2A_p \cdot \frac{\omega_p}{\pi} \cdot t + 1 & \text{if } \frac{T_s}{4} \leq t \leq \frac{T_s}{2} \quad (25) \end{cases}$$

$$P_b(t) := \begin{cases} -2A_p \cdot \frac{\omega_p}{\pi} \cdot t - 2A_p & \text{if } \frac{T_s}{4} \leq t \leq \frac{T_s}{2} \quad (28) \\ 2A_p \cdot \frac{\omega_p}{\pi} \cdot t - 1 + 2A_p & \text{if } 0 \leq t \leq \frac{T_s}{4} \quad (29) \end{cases}$$

$$P_c(t) := \begin{cases} 2A_p \cdot \frac{\omega_p}{\pi} \cdot t + 0.5 A_p & \text{if } 0 \leq t \leq \frac{T_s}{4} \quad (26) \\ -2A_p \cdot \frac{\omega_p}{\pi} \cdot t + 1.5 A_p & \text{if } \frac{T_s}{4} \leq t \leq \frac{T_s}{2} \quad (27) \end{cases}$$

$$P_e(t) := \begin{cases} -2A_p \cdot \frac{\omega_p}{\pi} \cdot t + 0.5 + 2A_p & \text{if } \frac{T_s}{4} \leq t \leq \frac{T_s}{2} \quad (30) \\ 2A_p \cdot \frac{\omega_p}{\pi} \cdot t - 0.5 - 2A_p & \text{if } 0 \leq t \leq \frac{T_s}{4} \quad (31) \end{cases}$$

Figura 35: Funções que representam as portadoras para a modulação PD-PWM desenvolvida.

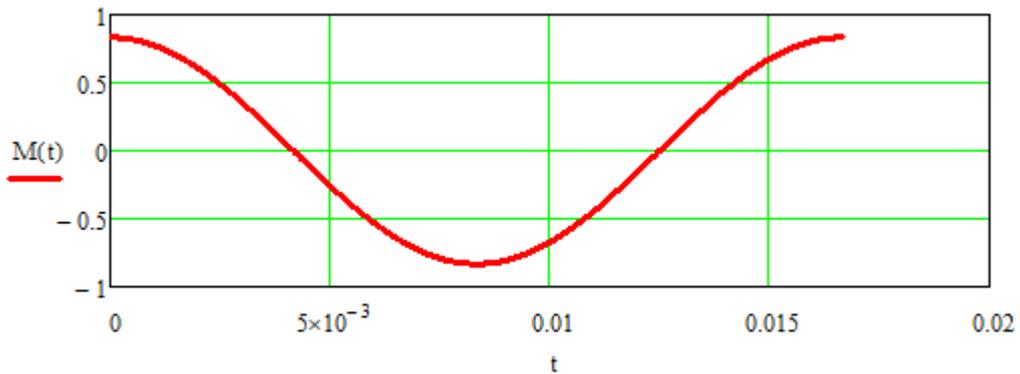


Fonte: Próprio autor, 2020.

- Função cossenóide moduladora (PD-PWM).

$$M(t) := |(0.9125 \cdot M_i \cdot \cos(\omega_m \cdot t)) \quad \text{se} \quad \omega_m \cdot t \geq 0 \wedge \omega_m \cdot t < 2\pi \quad (32)$$

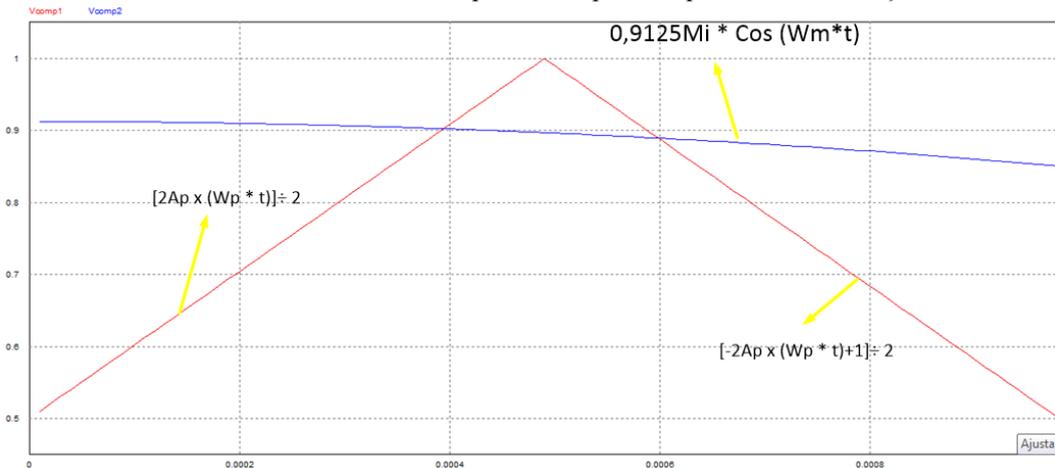
Figura 36: Representação gráfica da função de referencia.



Fonte: Próprio autor, 2020.

Comparando-se os sinais correspondentes (Figura 35), posteriormente igualando-se a função de referência (Figura 36) com cada função de portadora, passo demonstrado no tópico de fundamentação teórica, foram encontradas as funções que representam os níveis de tensão na célula unitária.

Figura 37: Formas de onda da referência com duas portadoras para um período de comutação.



Fonte: Próprio autor.

- Comparando M_1 com P_1 .

$$x_1 < \frac{\pi}{2A_p} \times [0.9125. M_i \times \cos(y) - 1] \quad (33)$$

$$Y_1 > \arccos\left(\frac{2A_p x_1}{0.9125. M_i \times \pi}\right)$$

- Comparando M_1 com P_2 .

$$x_2 < \frac{\pi}{A_p} \times [0.9125. M_i \times \cos(y) + 2A_p + 1] \quad (34)$$

$$Y_2 > \arccos\left(\frac{2A_p x_1}{0.9125. M_i \times \pi}\right)$$

- Comparando M_1 com P_3 .

$$x_3 < \frac{\pi}{A_p} \times [0.9125. M_i \times \cos(y) + A_p - 1] \quad (35)$$

$$Y_3 > \arccos\left(\frac{2A_p x_1}{0.9125. M_i \times \pi}\right)$$

- Comparando M_1 com P_4 .

$$x_4 < \frac{\pi}{A_p} \times [0.9125. M_i \times \cos(y) + A_p + 1] \quad (36)$$

$$Y_4 > \arccos\left(\frac{2A_p x_1}{0.9125. M_i \times \pi}\right)$$

- Comparando M_2 com P_1 .

$$x_5 < \frac{\pi}{A_p} \times [0.9125A_m \times \cos(y) + 1] \quad (37)$$

$$Y_5 > \arccos\left(\frac{2A_p x_1}{0.9125. M_i \times \pi}\right)$$

- Comparando M_2 com P_2 .

$$x_6 < \frac{\pi}{A_p} \times [-0.9125 \cdot M_i \times \cos(y) + 2A_p - 1] \quad (38)$$

$$Y_6 > \arccos\left(\frac{2A_p x_1}{0.9125 \cdot M_i \cdot x \cdot \pi}\right)$$

- Comparando M_2 com P_3 .

$$x_7 < \frac{\pi}{A_p} \times [0.9125 \cdot M_i \times \cos(y) + A_p + 1] \quad (39)$$

$$Y_7 > \arccos\left(\frac{2A_p x_1}{0.9125 \cdot M_i \cdot M_i \cdot x \cdot \pi}\right)$$

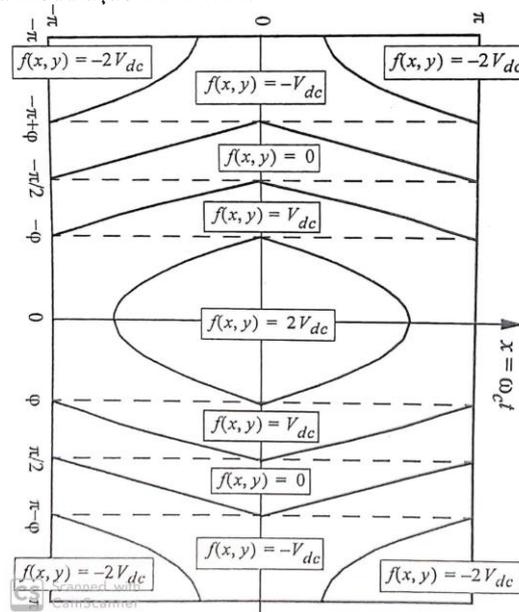
- Comparando M_2 com P_4 .

$$x_8 < \frac{\pi}{A_p} \times [-0.9125 \cdot M_i \times \cos(y) + A_p - 1] \quad (40)$$

$$Y_8 > \arccos\left(\frac{2A_p x_1}{0.9125 \cdot M_i \cdot M_i \cdot x \cdot \pi}\right)$$

Segundo (HOLMES, 2009), a obtenção gráfica da célula unitária para 5 níveis e modulação PD-PWM deverá ter um comportamento semelhante ao da Figura 38.

Figura 38: Célula unitária para a modulação PD-PWM.

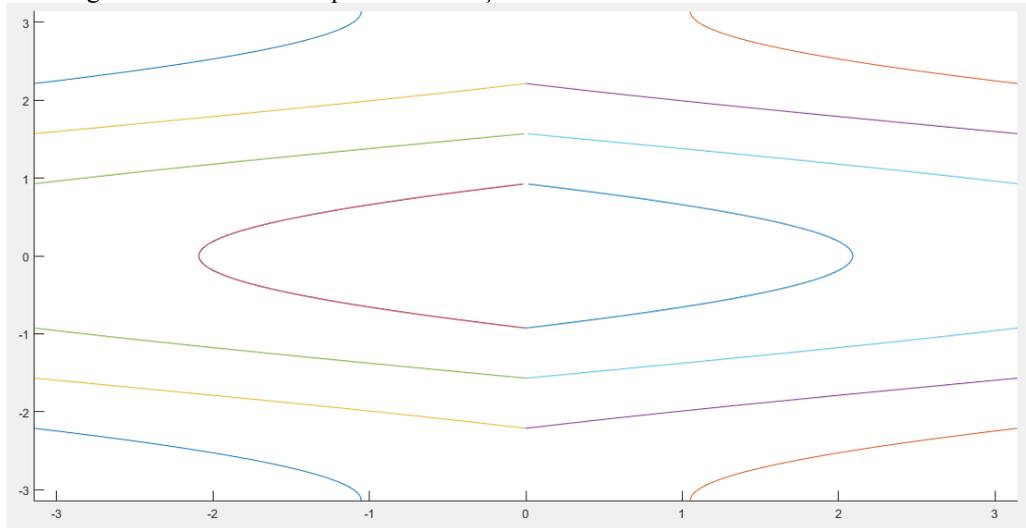


Fonte: (Holmes, 2003 apud HOLMES, 2009).

Diante da referência e da plotagem realizada via MATLAB, constatou-se o êxito em alcançar o objetivo proposto para a modulação PD-PWM, e esta está demonstrada na figura 39. Conhecendo os limites de integração dos eixos “x” e “y” e o valor de tensão sintetizado na

saída do conversor devido à comparação da referência com cada uma das portadoras, pode-se representar a célula unitária do inversor.

Figura 39: Plotagem da célula unitária para a modulação PD-PWM



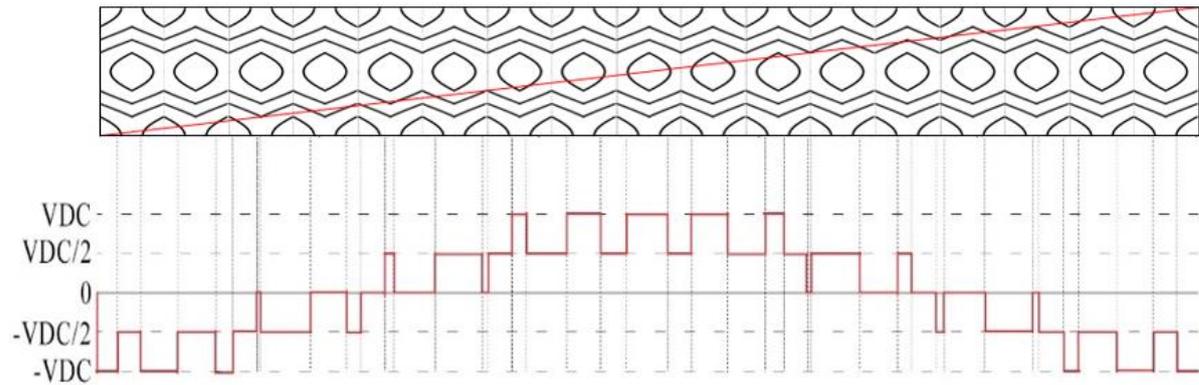
Fonte: Próprio autor, 2020.

A próxima etapa consiste em dispor a célula unitária 17 vezes como demonstrado na figura 25, e determinar a tensão de saída para o inversor pelo método proposto pela pesquisa, conforme os procedimentos explanados no início deste tópico, e, em seguida, compará-la com a tensão de saída do inversor simulada no PSIM, atestando sua aproximação do valor teórico com o real.

Dispostas horizontalmente, sendo percorrida sobre as células por uma reta correspondente ao sinal modulador, reta esta que representa a evolução linear do tempo em relação às variáveis de integração (x,y) é possível obter a representação gráfica da tensão de fase do inversor.

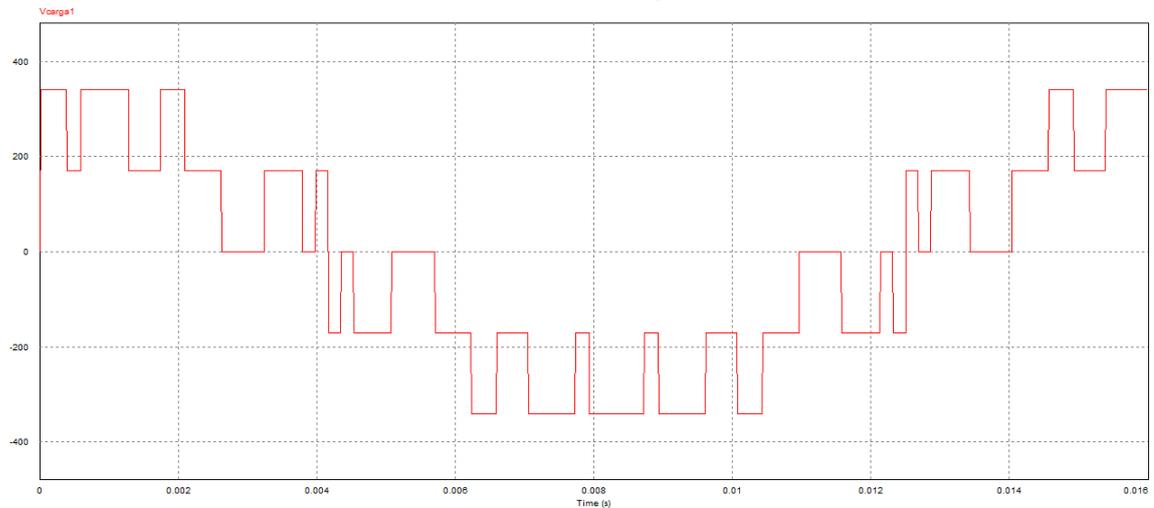
Conforme análise comparatória das imagens 37 e 38, comprovou-se a validação do método para a modulação proposta.

Figura 40: Célula unitária para a modulação PD-PWM de acordo com Holmes (2009)



Fonte: Próprio autor, 2020.

Figura 41: Tensão de saída do Inversor multinível com a modulação PD-PWM.



Fonte: Autor, 2020.

A comparação permite a validação da análise teórica, uma vez que as duas formas de onda se assemelham, validando a coerência entre os resultados teóricos e os resultados obtidos através da simulação dos circuitos do inversor multinível híbrido simétrico trifásico de cinco níveis concebida a partir das estruturas Half-Bridge e ANPC e de o circuito de acionamento lógico responsável pelas comutações nos semicondutores.

CAPÍTULO 7

CONCLUSÃO

Foi apresentado neste trabalho a aplicação da técnica de representação gráfica da tensão de saída de um inversor conforme topologia multinível híbrido simétrico trifásico de cinco níveis concebida a partir das estruturas Half-Bridge e ANPC, apresentado por Silva (2013), através das Células unitárias. Tal técnica é utilizada amplamente para análises de distorções harmônicas total (THD) da tensão de saída de inversores.

A célula unitária exibe o comportamento da tensão de saída através das variáveis “x” e “y” para um período de comutação, que correspondem aos ângulos instantâneos relacionados às frequências de comutação e fundamental, respectivamente. Desta forma, determina-se os limites de integração dos eixos “x” e “y”, gerando 8 equações a partir da comparação entre os sinais portadores e moduladores, representando as curvas de nível que determinarão a célula através de um diagrama simplificado no tempo, apresentando assim, para as características do inversor e sua modulação, os 5 níveis de tensão observado na saída do inversor. Para fazer a análise de um período completo da tensão alinha-se lado a lado 17 células, quantidade determinada pela relação entre a frequência das portadoras (1020 Hz) e sinal de referência (60 Hz), onde a cada ciclo completo do sinal modulante, há 17 sinais portadores. Essa junção gera uma imagem quadrangular com divisões que determinam os níveis de tensão e suas transições. Ao ser percorrida por uma reta na diagonal representando uma evolução linear no tempo, correspondente à moduladora, resultando desta análise a forma de onda da tensão de saída, a qual deve ser coerente com as curvas observadas via simulação.

De posse dos resultados teóricos e simulados é possível validar o método comparando os dois sinais, ratificando assim os valores assumidos para as análises matemáticas que acompanham as análises de THD e WTHD de inversores.

REFERÊNCIAS

- ALMEIDA, W. P. **Contribuições ao Estudo das Tensões de Eixo e Correntes de Modo Comum em Motores de Indução Acionados por Conversores PWM.** 2011. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Minas Gerais, Programa de Pós-Graduação, Belo Horizonte. 2011.
- LÍRIO, L. E. A. **Contribuições para análise de perdas em conversores de potência com mosfet.** 2013. Dissertação (Mestrado em Engenharia Elétrica) - COPPE, da Universidade Federal do Rio de Janeiro, Rio de Janeiro, 2013;
- BAKER, R. H. **Switching circuit, U. S.** Patent nº 4 210 826, to Exxon Research & Engineering Co., 1980.
- BATSCHAUER, A. L. **Inversor multiníveis híbrido trifásico baseado em módulos meia-ponte.** 2011. Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Santa Catarina, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis. 2011.
- CARVALHO, F. G. **Caracterização do Conteúdo Harmônico em Ambientes Residências: Estudo de Caso.** 2015. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal da Paraíba, Programa de Pós-Graduação em Engenharia Elétrica, João Pessoa. 2015.
- HOLMES, D. G.; LIPO, T. A. **Pulse width modulation for power converters – principles and practice.** United States of America: Wiley-IEEE Press, 1ª Edição, 2003.
- JOCA, D. R. **Técnica de modulação para redução de DHT em inversor multinível com capacitor flutuante de três níveis.** Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal do Ceará, Fortaleza, 2014.
- RASHID, M. H. **Eletrônica de potência: circuitos, dispositivos e aplicações,** São Paulo: Makron Books, 1ª Edição, 1999.
- FARIA, J. P. C. **Inversor multi-nível monofásico, cascaded Hbridge, para painéis fotovoltaicos.** 2011. Dissertação realizada no âmbito do Mestrado Integrado em Engenharia Electrotécnica e de Computadores Major Automação - Faculdade de Engenharia da Universidade do Porto, Programa de Mestrado em engenharia Elétrica, Porto. 2011.
- SILVA, R. N. A. L. **Inversor multinível híbrido simétrico trifásico de cinco níveis baseado nas topologias halfbridge e ANPC.** 2013. 125 f. Tese (Doutorado em Engenharia Elétrica) – Universidade Federal do Ceará, Centro de Tecnologia, Departamento de Engenharia Elétrica, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza. 2013.

APÊNDICE A - CÓDIGO REFERENTE À PLOTAGEM DA CÉLULA UNITÁRIA PARA A MODULAÇÃO DERIVADA DA PD-PWM

```

clf
clc
clear
Mi=1.825;
Ap=1;

y1=-pi:0.01:pi;
x1=pi*(Mi*cos(y1)-1)/Ap-pi;
hold on

y2=-pi:0.01:pi;
x2=(pi/Ap)*(-1*Mi*cos(y2)+1+2*Ap)-pi;
hold on

y31=0.991:0.01:pi;
x31=(pi/Ap)*(Mi*cos(y31)-1+Ap)-pi;
hold on

y32=-pi:0.01:-0.991;
x32=(pi/Ap)*(Mi*cos(y32)-1+Ap)-pi;
hold on

y41=0.991:0.01:pi;
x41=(pi/Ap)*(-1*Mi*cos(y41)+1+Ap)-pi;
hold on

y42=-pi:0.01:-0.991;
x42=(pi/Ap)*(-1*Mi*cos(y42)+1+Ap)-pi;
hold on

y51=1.571:0.01:pi;
x51=(pi/Ap)*(Mi*cos(y51)+1)-pi;
hold on

y52=-pi:0.01:-1.571;
x52=(pi/Ap)*(Mi*cos(y52)+1)-pi;
hold on

y61=1.571:0.01:pi;
x61=(pi/Ap)*(-1*Mi*cos(y61)-1+2*Ap)-pi;
hold on

y62=-pi:0.01:-1.571;
x62=(pi/Ap)*(-1*Mi*cos(y62)-1+2*Ap)-pi;
hold on

y71=2.151:0.01:pi;
x71=(pi/Ap)*(Mi*cos(y71)+1+Ap)-pi;
hold on

y72=-pi:0.01:-2.151;
x72=(pi/Ap)*(Mi*cos(y72)+1+Ap)-pi;
hold on

```

```
y81=2.151:0.01:pi;  
x81=(pi/Ap)*(-1*Mi*cos(y81)-1+Ap)-pi;  
hold on
```

```
y82=-pi:0.01:-2.151;  
x82=(pi/Ap)*(-1*Mi*cos(y82)-1+Ap)-pi;  
hold on
```

```
xlim ([-3.14 3.14])  
ylim ([-3.14 3.14])
```

```
plot(x1,y1,x2,y2,x31,y31,x32,y32,x41,y41,x42,y42,x51,y51,x52,y52,x61,y61,x62,y62,x71,y71,x72,y72,x81,y81  
,x82,y82)
```

APÊNDICE B - CÓDIGO REFERENTE À PLOTAGEM DA CÉLULA UNITÁRIA PARA A MODULAÇÃO PD-PWM

```

clf
clc
clear
Mi=1.825;
Ap=0.5;

y1=-2*pi:0.01:2*pi;
x1=(pi/(2*Ap))*(0.9125*Mi*sin(y1-1.571))-pi;
hold on

y2=-2*pi:0.01:2*pi;
x2=(-pi/(2*Ap))*(0.9125*Mi*sin(y2-1.571))-3*pi;
hold on

y3=-2.2151:0.01:2.2151;
x3=(pi/(2*Ap))*(0.9125*Mi*sin(y3-1.571))-pi;
hold on

y4=-2.2151:0.01:2.2151;
x4=(-pi/(2*Ap))*(0.9125*Mi*sin(y4-1.571))-2*pi;
hold on

y5=-1.571:0.01:1.571;
x5=(pi/(2*Ap))*(0.9125*Mi*sin(y5-1.571))+1*pi;
hold on

y6=-1.571:0.01:1.571;
x6=(-pi/(2*Ap))*(0.9125*Mi*sin(y6-1.571))-1*pi;
hold on

y7=-0.9269:0.01:0.9269;
x7=(pi/(2*Ap))*(0.9125*Mi*sin(y7-1.571))+2*pi;
hold on

y8=-0.9269:0.01:0.9269;
x8=(-pi/(2*Ap))*(0.9125*Mi*sin(y8-1.571))-pi;
hold on

hold on
xlim([-pi pi])
ylim([-pi pi])

plot(x1,y1,x2,y2,x3,y3,x4,y4,x5,y5,x6,y6,x7,y7,x8,y8)

```